

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

**THIS PAGE BLANK (USPTO)**

## P A T E N T COOPERATION TREATY

PCT



From the INTERNATIONAL BUREAU

To:

NOTIFICATION CONCERNING  
SUBMISSION OR TRANSMITTAL  
OF PRIORITY DOCUMENT

(PCT Administrative Instructions, Section 411)

AOYAMA, Tamotsu  
AOYAMA & PARTNERS  
IMP Building, 3-7, Shiromi 1-chome  
Chuo-ku, Osaka-shi, Osaka 540-0001  
JAPON

Date of mailing (day/month/year) 31 July 2001 (31.07.01)	
Applicant's or agent's file reference 662455	IMPORTANT NOTIFICATION
International application No. PCT/JP01/03922	International filing date (day/month/year) 11 May 2001 (11.05.01)
International publication date (day/month/year) Not yet published	Priority date (day/month/year) 12 May 2000 (12.05.00)
Applicant MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD. et al	

- The applicant is hereby notified of the date of receipt (except where the letters "NR" appear in the right-hand column) by the International Bureau of the priority document(s) relating to the earlier application(s) indicated below. Unless otherwise indicated by an asterisk appearing next to a date of receipt, or by the letters "NR", in the right-hand column, the priority document concerned was submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b).
- This updates and replaces any previously issued notification concerning submission or transmittal of priority documents.
- An asterisk(\*) appearing next to a date of receipt, in the right-hand column, denotes a priority document submitted or transmitted to the International Bureau but not in compliance with Rule 17.1(a) or (b). In such a case, the attention of the applicant is directed to Rule 17.1(c) which provides that no designated Office may disregard the priority claim concerned before giving the applicant an opportunity, upon entry into the national phase, to furnish the priority document within a time limit which is reasonable under the circumstances.
- The letters "NR" appearing in the right-hand column denote a priority document which was not received by the International Bureau or which the applicant did not request the receiving Office to prepare and transmit to the International Bureau, as provided by Rule 17.1(a) or (b), respectively. In such a case, the attention of the applicant is directed to Rule 17.1(c) which provides that no designated Office may disregard the priority claim concerned before giving the applicant an opportunity, upon entry into the national phase, to furnish the priority document within a time limit which is reasonable under the circumstances.

<u>Priority date</u>	<u>Priority application No.</u>	<u>Country or regional Office or PCT receiving Office</u>	<u>Date of receipt of priority document</u>
12 May 2000 (12.05.00)	2000-140072	JP	29 June 2001 (29.06.01)

The International Bureau of WIPO  
34, chemin des Colombettes  
1211 Geneva 20, Switzerland

Facsimile No. (41-22) 740.14.35

Authorized officer

Taieb Akremi

Telephone No. (41-22) 338.83.38



**THIS PAGE BLANK (USPTO)**

# PATENT COOPERATION TREATY

PCT



From the INTERNATIONAL BUREAU

## NOTICE INFORMING THE APPLICANT OF THE COMMUNICATION OF THE INTERNATIONAL APPLICATION TO THE DESIGNATED OFFICES

(PCT Rule 47.1(c), first sentence)

To: AOYAMA, Tamotsu  
AOYAMA & PARTNERS  
IMP Building, 3-7, Shiromi 1-chome  
Chuo-ku, Osaka-shi, Osaka 540-0001  
JAPON

Date of mailing (day/month/year) 15 November 2001 (15.11.01)		
Applicant's or agent's file reference 662455		<b>IMPORTANT NOTICE</b>
International application No. PCT/JP01/03922	International filing date (day/month/year) 11 May 2001 (11.05.01)	
Priority date (day/month/year) 12 May 2000 (12.05.00)		
Applicant MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD. et al		

1. Notice is hereby given that the International Bureau has communicated, as provided in Article 20, the international application to the following designated Offices on the date indicated above as the date of mailing of this notice:  
**US**

In accordance with Rule 47.1(c), third sentence, those Offices will accept the present notice as conclusive evidence that the communication of the international application has duly taken place on the date of mailing indicated above and no copy of the international application is required to be furnished by the applicant to the designated Office(s).

2. The following designated Offices have waived the requirement for such a communication at this time:  
**EP,JP**

The communication will be made to those Offices only upon their request. Furthermore, those Offices do not require the applicant to furnish a copy of the international application (Rule 49.1(a-bis)).

3. Enclosed with this notice is a copy of the international application as published by the International Bureau on 15 November 2001 (15.11.01) under No. WO 01/86716

### REMINDER REGARDING CHAPTER II (Article 31(2)(a) and Rule 54.2)

If the applicant wishes to postpone entry into the national phase until 30 months (or later in some Offices) from the priority date, a demand for international preliminary examination must be filed with the competent International Preliminary Examining Authority before the expiration of 19 months from the priority date.

It is the applicant's sole responsibility to monitor the 19-month time limit.

Note that only an applicant who is a national or resident of a PCT Contracting State which is bound by Chapter II has the right to file a demand for international preliminary examination (at present, all PCT Contracting States are bound by Chapter II).

### REMINDER REGARDING ENTRY INTO THE NATIONAL PHASE (Article 22 or 39(1))

If the applicant wishes to proceed with the international application in the national phase, he must, within 20 months or 30 months, or later in some Offices, perform the acts referred to therein before each designated or elected Office.

For further important information on the time limits and acts to be performed for entering the national phase, see the Annex to Form PCT/IB/301 (Notification of Receipt of Record Copy) and the PCT Applicant's Guide, Volume II.

The International Bureau of WIPO 34, chemin des Colombettes 1211 Geneva 20, Switzerland	Authorized officer  J. Zahra
Facsimile No. (41-22) 740.14.35	Telephone No. (41-22) 338.91.11

**THIS PAGE BLANK (USPTO)**

## 国際調査報告

(法 8 条、法施行規則第40、41条)  
(PCT 18条、PCT規則43、44)

出願人又は代理人 の書類記号 6 6 2 4 5 5	今後の手続きについては、国際調査報告の送付通知様式(PCT/ISA/220) 及び下記5を参照すること。	
国際出願番号 PCT/JPO1/03922	国際出願日 (日.月.年) 11.05.01	優先日 (日.月.年) 12.05.00
出願人(氏名又は名称) 松下電器産業株式会社		

国際調査機関が作成したこの国際調査報告を法施行規則第41条(PCT 18条)の規定に従い出願人に送付する。  
この写しは国際事務局にも送付される。

この国際調査報告は、全部で 3 ページである。

☐ この調査報告に引用された先行技術文献の写しも添付されている。

## 1. 国際調査報告の基礎

- a. 言語は、下記に示す場合を除くほか、この国際出願がされたものに基づき国際調査を行った。  
☐ この国際調査機関に提出された国際出願の翻訳文に基づき国際調査を行った。
- b. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際調査を行った。  
☐ この国際出願に含まれる書面による配列表  
☐ この国際出願と共に提出されたフレキシブルディスクによる配列表  
☐ 出願後に、この国際調査機関に提出された書面による配列表  
☐ 出願後に、この国際調査機関に提出されたフレキシブルディスクによる配列表  
☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった。  
☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記録した配列が同一である旨の陳述書の提出があった。

2. ☐ 請求の範囲の一部の調査ができない(第I欄参照)。

3. ☐ 発明の単一性が欠如している(第II欄参照)。

4. 発明の名称は ☒ 出願人が提出したものを承認する。  
☐ 次に示すように国際調査機関が作成した。

5. 要約は ☒ 出願人が提出したものを承認する。  
☐ 第III欄に示されているように、法施行規則第47条(PCT規則38.2(b))の規定により国際調査機関が作成した。出願人は、この国際調査報告の発送の日から1カ月以内にこの国際調査機関に意見を提出することができる。

6. 要約書とともに公表される図は、  
第 1 図とする。 ☒ 出願人が示したとおりである。 ☐ なし  
☐ 出願人は図を示さなかった。  
☐ 本図は発明の特徴を一層よく表している。

**THIS PAGE BLANK (USPTO)**



## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl. H 0 1 L 2 1 / 6 0, H 0 1 L 2 3 / 2 9

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl. H 0 1 L 2 1 / 6 0, H 0 1 L 2 3 / 2 9

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996  
 日本国公開実用新案公報 1971-2001  
 日本国登録実用新案公報 1994-2001  
 日本国実用新案登録公報 1996-2001

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P 9-27516 A (株式会社デンソー) 28. 1月. 1997 (28. 01. 97) 第3欄第20行-第4欄第38行, 第5欄第34行-第6欄第15行, 図2	1, 3, 11, 12
Y	第3欄第20行-第4欄第38行, 第5欄第34行-第6欄第15行, 図2 (ファミリーなし)  US 5461197 A (KABUSIKI KAISHA TOSHIBA)	10, 14

☒ C欄の続きにも文献が列举されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの  
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
 「O」 口頭による開示、使用、展示等に言及する文献  
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
 「&」 同一パテントファミリー文献

国際調査を完了した日

03. 08. 01

国際調査報告の発送日

14.08.01

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)  
 郵便番号100-8915  
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

藤原 敬士

4 R

3032

電話番号 03-3581-1101 内線 3425

**THIS PAGE BLANK (USPTO)**

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	24. 10月. 1995 (24. 10. 95) 第3欄第64行—第4欄第25行, 図1 & JP 4-260358 A 第6欄第6行—第30行, 図1	10, 14
X A	JP 8-120228 A (株式会社日立製作所) 14. 5月. 1996 (14. 05. 96) 第8欄第1行—第22行, 図1 第6欄第31行—第7欄第24行 (ファミリーなし)	1, 11 4
EA	US 6214446 B1 (NEC CORPORATION) 10. 4月. 2001 (10. 04. 01) 第5欄第47行—第53行, 第7欄第57行—第63行, 第9欄第37行—第47行, 第10欄第63行—第11欄第25行, 図8, 図9, 図11, 図13 & JP 11-251368 A 17. 9月. 1999 (17. 09. 99) 第7欄第10行—第15行, 第9欄第22行—第28行, 第11欄第9行—第18行, 第12欄第27行—第46行, 図5, 図6, 図8, 図10	2, 4, 13

**THIS PAGE BLANK (USPTO)**

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2001 年 11 月 15 日 (15.11.2001)

PCT

(10) 国際公開番号  
WO 01/86716 A1

(51) 国際特許分類<sup>7</sup>: H01L 21/60, 23/29

(21) 国際出願番号: PCT/JP01/03922

(22) 国際出願日: 2001 年 5 月 11 日 (11.05.2001)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:  
特願2000-140072 2000 年 5 月 12 日 (12.05.2000) JP

(71) 出願人 (米国を除く全ての指定国について): 松下電  
器産業株式会社 (MATSUSHITA ELECTRIC INDUS-  
TRIAL CO., LTD.) [JP/JP]; 〒571-8501 大阪府門真市  
大字門真1006番地 Osaka (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 小野正浩 (ONO,

Masahiro) [JP/JP]; 〒593-8308 大阪府堺市神野町3丁  
3番7号 Osaka (JP). 白石 司 (SHIRAISHI, Tsukasa)  
[JP/JP]; 〒569-0043 大阪府高槻市竹の内町43-9 Osaka  
(JP).

(74) 代理人: 青山 稔, 外 (AOYAMA, Tamotsu et al.); 〒  
540-0001 大阪府大阪市中央区城見1丁目3番7号 IMP  
ビル 青山特許事務所 Osaka (JP).

(81) 指定国 (国内): JP, US.

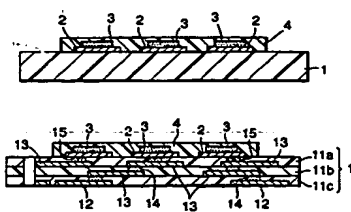
(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE,  
DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).

添付公開書類:  
— 国際調査報告書

2文字コード及び他の略語については、定期発行される  
各PCTガゼットの巻頭に掲載されている「コードと略語  
のガイダンスノート」を参照。

(54) Title: SEMICONDUCTOR DEVICE MOUNTING CIRCUIT BOARD, METHOD OF PRODUCING THE SAME, AND  
METHOD OF PRODUCING MOUNTING STRUCTURE USING THE SAME

(54) 発明の名称: 半導体装置実装用の回路基板とその製造方法、これを用いた実装構造の製造方法



(57) Abstract: A semiconductor mounting structure which does not cause character-  
istic degradation of semiconductor devices, wire breakage of wiring, or the like during  
mounting of semiconductor devices on circuit boards. A mounting structure compris-  
ing a circuit board with a semiconductor device mounted thereon, wherein a projecting  
electrode of the semiconductor device is arranged on the input/output terminal electrode  
of the circuit board and bonded thereto for electric and mechanical connection by a con-  
ductive adhesive, and the semiconductor device and circuit board are fixedly bonded by  
a resin film preformed on the board surface. This enables mounting without causing  
damage to the semiconductor functional parts or wiring and with lower load than in the

conventional anisotropic conductive film; therefore, high-productivity low-cost thermo-compression bonding mounting can be ap-  
plied.

[続葉有]

WO 01/86716 A1



---

(57) 要約:

本発明は半導体実装構造において、半導体装置を回路基板上に搭載する際の半導体装置の特性劣化や配線の断線などの発生しない実装構造の提供を目的とする。半導体装置を回路基板上に実装して成る実装構造であって、半導体装置の突起電極が、回路基板の入出力用の端子電極上に配置して導電性接着剤に接着されて電氣的且つ機械的に接続され、且つ、半導体装置と回路基板とが、基板表面に予め形成した樹脂膜により接着固定されている半導体装置の実装構造とする。半導体機能部や配線にダメージを与えず、従来の異方性導電膜などに比べて低荷重で実装できるので、高生産かつ低コストな熱圧着実装が適用できる。

## 明 細 書

半導体装置実装用の回路基板とその製造方法、これを用いた実装構造の製造方法

## 5 技術分野

本発明は、半導体装置を実装するための回路基板とその製造方法に関する。本発明は、またそのような回路基板を使用して半導体装置を実装する方法に関する。

## 背景技術

10 半導体装置を回路基板に実装する 1 つの技術には、フリップチップ実装方法が知られており、その 1 つは、突起電極が半導体チップの能動素子と同じ側の表面上に形成され、半導体装置の電極には突起電極を形成し、それら突起電極を、接合層を介して、回路基板上に配列された入出力端子電極上に接続する方式である。この方法では、突起電極がメッキにより金 A u 又はニッケル N i などで形成され、  
15 接合層にはハンダや導電性有機接着剤が利用されている。導電性有機接着剤は、等方性の接着剤以外に、異方性導電フィルムや異方性導電ペーストなどが利用されている。

ハンダペーストや等方導電性接着剤は、実装時に接続するためにほとんど荷重を必要しないが、異方性の導電膜や異方性導電ペーストなどを用いる場合は、導電性の安定性や信頼性を確保するためには、実装時には、最大でピン当たり 2 0  
20 0 g 程度の荷重を必要とする。

図 1 6 は、異方性導電性樹脂膜を利用した従来のフリップチップ実装の例を示している（文献、塚越功・他：「エレクトロニクス実装技術」1997年3月号、p. 46～49、（株）技術調査会）。この方法では、半導体基板の端子電極が、  
25 回路基板の端子電極に、異方性導電樹脂膜を介して接着される。異方性導電性樹脂膜は、接着剤の主剤としてエポキシ系樹脂と、導電粒子、例えば、N i 金属粒子、A u 被覆樹脂粒子などを含んでいる。組立て時には、回路基板と半導体装置とを加熱して同時に荷重を加えて、電極の間に導電性樹脂膜が挟み込まれて押圧され、その結果、樹脂膜中の導電粒子間の相互接触して、相対するそれぞれの電

極に電氣的の接続が達成される。

日本の特許公開公報 8-037206 号は、半導体装置の実装方法を開示し、ここでは、図 17A~17D に示すように、B ステージ状にある導電性粘着シート 91 からダイス 92、92 の間でポンチ 93 により打ち抜かれて（図 17A）、導電性シート小片 94 が回路基板 1 上のパッド電極 2 上に位置合わせして（図 7B）そこに接着され、接着層として利用される。他方の半導体チップ 5 の電極パッド 61 上には、ボールバンプ 73 が、形成されている（図 7C）。実装時には、加熱されて、半導体チップ 5 のボールバンプ 73 が、回路基板 1 上の導電性シート小片 94 と接着されて、回路基板の電極と導通する（図 7D）。

日本の特許公開公報 10-199932 号は、半導体装置の実装方法を開示しており、半導体チップ上の多数のパッド電極上に導電性で塑性変形可能なバンプを形成し、これらバンプは、レベリングされて、一様な高さに調整され、半導体チップのバンプは、回路基板上の対応パッドに加圧して接着する。接着に際して、レベリングされて頭部が平坦になったバンプの面に、接着剤を付着させて、バンプとパッドとを接合するのである。

半導体装置は、近年、携帯用等の電子機器のように小型化と共に高性能化がますます求められている。この要求にこたえるには、回路基板に実装配線する半導体装置は、入出力端子のピン数を増加させ、隣接する端子のピッチを一層狭くして、電極配列領域で電極をエリア配列にすることが重要となる。これは、さらに、狭ピッチ接続を達成する技術の確立を一層要求することになる。

電極のエリアアレイ配列は、従来のハンダバンプ法によって確立されている。ハンダバンプ技術は、実装時に集積回路チップの能動素子へ作用する応力は比較的少ないので、その集積回路チップの受けるダメージがない利点がある。然しながら、エリアアレイ配列で実装するには、ハンダバンプの径が大きく、基板などのプロセスの微細化の必要性やパッケージとしての信頼性を考えると、電極配列は、250  $\mu$ m ピッチ前後が限界であった。

異方性導電性接着剤を利用する上記の熱圧着実装技術は、低コスト化のために今まで以上に実装工程における生産性をあげることが期待できるので、タクト向上のために、注目されている。



然しながら、上記の異方性導電樹脂膜の熱圧着実装方法は、半導体チップの突起電極と基板側の突起電極との間で、導電樹脂膜を圧迫して導電性粒子間の接触により導電性を発現させる。そこで、接続するためには、例えば、電極間には、突起電極当たり 200 g 以上の相当大的な実装荷重をかける必要がある。この力が半導体回路に損傷を与えたり、半導体基板上の Al 配線が断線するなどの不良を発生させていた。

また、この方法は、実装時に半導体チップの突起電極が回路基板の入出力端子電極に直接接触するように基板が大きな力で押圧されたままこの状態で導電性樹脂全体を硬化させるので、相対する電極間に生じた応力が、半導体基板に残留応力を発生させ、半導体回路特性を劣化させることになる。特に、実装時に突起電極による押圧により回路基板の入出力端子電極が変形し、基板内の電極と接続されているビアホール充填物が断裂して、その結果、回路基板での接続不良が生じることもあった。

さらに、異方性導電樹脂の場合には、異方性導電膜の中に含まれている導電粒子や熱膨張係数を制御するために充填されているシリカが、実装時の押圧の際に、半導体チップ上の半導体機能部のある表面側に応力を及ぼすからでもあった。

上記の日本の特許公開公報平 8-037206 号の実装方法は、導電性粘着シートから打ち抜かれた導電性シート小片を利用する点は、多数のボールバンプから各接着層への接着は、確実性に欠ける問題があった。また、実装の際に、部分的に電極付近にしか荷重がかからないので、半導体装置のダメージは軽減されるが、接着を確実にするために押圧力を強めると突起電極が回路基板の上のパッド電極を加圧してパッド電極を押圧するので、パッド電極下のビアホールを破壊する恐れもあった。さらに、導電性粘着シートは、半導体装置と回路基板との接合力が弱いので半導体パッケージの信頼性が低いという問題があった。

特許公開 10-199932 号の上記の方法は、半導体チップのバンプの端部に接着剤を添付して、パッドの表面に接合するので、バンプ高さに不揃いがあると、接着不良が生じるので、全ての電極間接合の信頼性を高めるには、バンプを予めレベリングして、一様な高さに調整する必要がある。さらに、加圧するバンプが潰れるほど変形させて、接着を強化することは可能であるが、上記のように、

半導体チップに損傷を与える危険性があった。

#### 発明の開示

本発明の目的は、半導体装置を回路基板上に実装した実装構造が、実装の際の  
5 電極に応力が発生せず、半導体装置の特性の低下のない電極間接続を可能にした回路基板を提供することである。

本発明の目的は、さらに、半導体装置を回路基板に実装する際に、電極間に残留応力が発生しない電極間接続を可能にする接続方法と実装構造の製造方法を提供することにある。

10 本発明の回路基板は、基板の表面の入手回路用の電極上に接着した電極間接続用の導電性樹脂接着剤層と、これら導電性接着剤層を含んで基板表面を予め被覆した樹脂膜とから成るものである。これに対応して、半導体装置のチップの電極上には尖頭を有する突起電極が形成される。

半導体装置を回路基板上に実装する際には、半導体装置の突起電極は、回路基板の電極側に押圧されて、その突起電極のシャープな尖頭が、回路基板上の樹脂膜を貫通して、導電性接着剤層に到達する。導電性接着剤層が、突起電極を受止して電氣的接続を果たし、固定すると共に、突起電極による半導体装置側への応力発生を緩和し、半導体装置上の半導体回路や配線に損傷を与えない。回路基板の反りまたは尖頭の高さの不揃いの原因で、一部の突起電極の先頭がパッド電極  
15 20 に到達しなくても、尖頭が導電性接着剤層に受止されて、導電性接着剤層との導電性により、電極間の電氣的結合を確保することができる。

本発明において、樹脂膜は、回路基板に対しては、パッド電極を保護する保護膜としても働く。さらに、実装構造においては、樹脂膜は、突起電極と導電性接着剤層とを含む接続部位を支持して補強し、基板表面と半導体回路表面とを接合して一体化する作用を有し、これにより、実装構造の電氣的機械的信頼性を確保  
25 でき、高生産性に適した熱圧着実装を可能になる。

本発明の実装構造は、導電性接着剤が実装時の応力を緩和して、従来の異方性導電膜で問題になっていた半導体機能部の特性劣化や配線の断線などの不良を防止することができる。しかも導電性接着剤を用いることにより、回路基板のパッ

ド電極が変形するまでの実装荷重を必要とせず、低荷重実装が可能となる。また、フレキシブルな性質をもつ導電性接着剤が接合層に入ることにより、従来よりも信頼性の高い実装構造を提供することができる。さらに一般的な集積回路用実装構造に対して高生産かつ低コストでダメージのない熱圧着実装として適用できる。

5

#### 図面の簡単な説明

図 1 A は本発明の実施形態の回路基板の模式的断面図を示す。

図 1 B は、本発明の実施形態の多層回路基板の模式的断面図を示す

図 2 A は、本発明の実施形態に係る製造過程において、回路基板と半導体装置との配置を示す。

10

図 2 B は、図 2 A に示した回路基板と半導体装置とを組立てた後の半導体装置の実装構造を示す。

図 3 A ～ 3 D は、本発明の実施形態に係る回路基板の製造方法を、模式的断面図でもって示す。

15

図 4 A ～ 4 D は、本発明の別の実施形態に係る回路基板の他の製造方法の過程を、模式的断面図でもって示す。

図 5 A ～ 5 H は、本発明のさらに別の実施形態に係る回路基板の製造方法の過程を、模式的断面図で示す。

図 6 A は、本発明の実施形態に係る実装構造の模式的断面図を示す。

20

図 6 B は、図 6 A の実装構造に使用する回路基板のための樹脂フィルムの模式的断面図を示す。

図 6 C は、図 6 B に示した樹脂フィルムを利用して実装構造に組立てる過程の断面図を示す。

図 7 A は、本発明の実施形態に係る製造過程において、回路基板のための樹脂フィルムと回路基板と半導体装置との配置を示す。

25

図 7 B は、図 7 A の回路基板と樹脂フィルムを利用して組立てた後の実装構造を模式的断面図で示す。

図 8 A は、本発明の実施形態に係る製造過程において、回路基板と半導体装置との配置を示す。

図 8 B は、図 8 A の回路基板を利用して組立てた後の実装構造を模式的断面図で示す。

図 9 A は、本発明の実施形態に係る製造過程において回路基板と半導体装置との配置を示す。図 9 B は、図 9 A の回路基板を利用して組立てた後の実装構造を模式的断面図で示す。

図 10 は、本発明の実施形態に係る実装構造の模式的断面図である。

図 11 は、本発明の実施例において使用した実装構造の模式的断面図である。

図 12 A は、本発明の実施例における実装荷重と接続抵抗の関係を示すグラフである。

図 12 B は、実施例における接続抵抗の温度変化を示すグラフである。

図 12 C は、本発明の実施例における加熱冷却サイクルと接続抵抗の安定性との関係を示すグラフである。

図 13 A ～ 13 E は、回路基板にガラスエポキシ基板を使用して、実装荷重をパラメータとして接続した実施例におけるバンプ電極と導電性接着層との接続部の金属断面を示す金属顕微鏡写真である。

図 13 F は、ガラスセラミック基板を使用した実施例におけるバンプ電極と導電性接着層との接続部の金属断面の顕微鏡写真を示す。

図 14 A は、本発明の実施例における接続部の全周抵抗とハンダ耐熱試験における繰返し加熱サイクルとの関係を示す。

図 14 B は、本発明の実施例における接続部の試験での全周抵抗の温度依存性を示す。

図 14 C は、本発明の実施例における接続部の温度サイクル試験における加熱冷却繰返し数と接続抵抗との関係を示す。

図 15 は、本発明の導電性接着剤と樹脂膜を併用して実装した実装構造における接合部における金属断面の金属顕微鏡写真である。

図 16 A は、従来の異方性導電膜を用いて実装する際の回路基板と半導体装置との配置を示す。

図 16 B は、図 16 A に示す如く組立てた後の実装構造を模式的断面図で示す。

図 17 A ～ 17 D は、先行技術の半導体装置の実装方法を示す模式的断面図で

ある。

発明を実施するための最良の形態

5 本発明の回路基板は、半導体装置を実装するための回路基板であって、基板表面に形成した入出力用の端子電極と、該端子電極上に被着された導電性接着剤層と、該端子電極と導電性接着剤層とを覆って基板表面に形成される樹脂膜と、から構成される。

10 このような回路基板は、基板表面に形成した入出力用の端子電極上に導電性接着剤を印刷により塗着して導電性接着剤層を形成すること、次いで、導電性接着剤層の硬化後に、樹脂膜を導電性接着剤層と端子電極を覆うように基板表面を被覆すること、によって製造される。

15 本発明の回路基板は、半導体装置を回路基板上に実装して半導体装置の実装構造を作るのに利用される。この実装構造は、半導体装置の突起電極が導電性接着剤を介して回路基板の入出力端子電極に電氣的に接続され、且つ、半導体装置は、回路基板上に予め形成した樹脂膜により接着されて固定される。

20 このような実装構造の組立て時点において、予め、半導体装置には、その入出力用の電極上に尖頭を有する突起電極が形成されており、他方の回路基板には、基板表面に入出力用の端子電極と端子電極上に塗着した導電性接着剤層と該導電性接着剤とを含んで基板表面を被覆した層樹脂膜とを備えている。実装構造は、半導体装置の上記の突起電極を、加熱した回路基板上で熔融した樹脂膜に押圧して、導電性接着剤層に装入して固定すると共に、回路基板の当該端子電極に電氣的に接続し、さらに樹脂膜の硬化によって半導体装置を回路基板に接合することにより、組立て製造されるのである。

25 本発明においては、導電性接着剤層は、樹脂成分中に高密度で分散する導電性粒子を含む複合体を利用し、実装時には、加熱することにより、軟化して柔らかくなっている。半導体装置の突起電極は、尖頭を有するので、回路基板上の端子電極に適合する際に、軟化している導電性接着剤層に到達すればよく、回路基板の電極が変形する程の押圧力を必要としない。そこで、低い実装荷重でも、回路基板と半導体装置との両者を接合することができる。そして、回路基板上の導電

性接着剤は、突起電極を受止して、その際の発生応力を自らの変形で緩和するので、半導体装置に残留応力を生じさせない。これが、半導体装置の特性劣化や配線の断線などを有効に防ぐことになる。

さらに回路基板は、最初から基板表面の電極上に導電性接着剤層と、この導電性接着剤層を含んで基板表面を全面的に覆う樹脂膜（フィルム）が備えられているので、半導体装置を一括して熱圧着により実装することが可能になり、コストの低い半導体装置の実装作業が可能になる。

上記の導電性接着剤は、樹脂成分と、導電フィラーとしての導電粒子と、を混練して得た混合物が、ペースト状に調製される。使用時には、回路基板上の入出力用の端子電極（パッド電極）の上面に薄い膜として塗着されて、導電性接着剤層となる。

導電性接着剤中の樹脂接着成分は、熱可塑性ないし熱硬化性樹脂の中から選ばれるが、好ましくは、安定性、電気絶縁性、特に、高周波特性、強度、特に、高い耐熱性の付与から、エポキシ系樹脂が利用される。樹脂成分は、常温で固体であり、実装時に適度の温度の加熱により、適度に軟化ないし熔融するものが好ましい。

導電粒子には、貴金属のCu、Ag、Au、鉄族のFe、Ni、Co、白金族のPt、Pdなどやその他Znなどの金属、その他、炭素Cから形成した粒子が利用できる。また、金属皮膜を表面に形成とした樹脂粒子、例えば、Au被覆樹脂粒も利用できる。

他方、樹脂膜は、熱硬化性の樹脂から選ばれ、実装時には基板全体を適度に加熱することにより軟化ないし熔融できる樹脂である。このような樹脂には、例えば、熱硬化性のエポキシ樹脂、シリコーン樹脂、ウレタン樹脂、ポリ塩化ビニル樹脂、フェノール樹脂、アクリル樹脂、ポリエステル、ポリカーボネート、ポリアセタールが利用でき、特に、エポキシ系樹脂が好ましい。

樹脂膜は、さらに、粘度調整用、増量用ないしは強化剤として適当な粉末状のフィラーを含んでもよく、フィラーには、例えば、シリカ $\text{SiO}_2$ 、アルミナ $\text{Al}_2\text{O}_3$ 、窒化珪素 $\text{Si}_3\text{N}_4$ 、炭化ケイ素 $\text{SiC}$ 、窒化アルミニウム $\text{AlN}$ などの無機粒子が利用できる。この場合には、樹脂膜は絶縁性を示す。

このような導電性接着剤層は、電極上で厚み $10\mu\text{m}$ 以下、特に、 $0.1\sim3\mu\text{m}$ 程度厚みにするのが好ましい。

また、樹脂膜は、フィラーとして導電性粒子を含んでもよく、導電性粒子は、例えば、適当な金属粒子を含む異方性導電性の樹脂膜として用いてもよい。この  
5 場合、実装時に樹脂膜は、電極間に挟まれても樹脂膜に荷重ないし加圧がない状態で絶縁性であればよい。電極上には別の導電性接着剤層があるので、電極間の電氣的接続は可能になる。

図1Aと1Bには、回路基板1を模式的に断面で示すが、回路基板1の表面には、入出力用の端子電極2が形成され、この例では、端子電極2は、上面平坦状  
10 であり、その上面に、導電性接着剤層3が形成されている。回路基板1の当該表面には、この例では一面に亘って、樹脂膜4が被着形成され、樹脂膜4は、導電性接着剤層3と入出力端子電極2を覆っている。図1Aは単層樹脂基板の例であり、図1Bは、多層樹脂基板に適用した例を示す。図1Bにおいては、この例の  
15 基板1は、3層の樹脂絶縁層11a、11b、11cとその層間に所定のパターンの層間電極13とが配置され、上下の層間電極が、各絶縁層11a、11b、11cを貫通する導体、即ちビア導体14で接続されている。上面のビア導体14が、表面のパッド電極2と接続し、最下層である樹脂絶縁層11cの下面には配線用電極12が配置されている。

図2Aは、上記の回路基板1に半導体装置5を実装する過程を示し、図2Bは、  
20 回路基板1に半導体装置5を接合を終わった実装構造を示している。

図2Aにおいて、半導体装置5は、この例では、半導体基板50上に、表面に半導体機能部（（不図示）、例えば集積回路部）と、この半導体機能部とに接続された多数の入出力用の端子電極6（パッド電極）が形成され、端子電極上には、尖頭の突起電極7（バンプ電極）が形成されている。

この半導体装置5を受止する回路基板1は、上記のように、上記の半導体装置5の突起電極7に対応する位置関係をもって回路基板1の表面上に入出力用の端子電極2上に導電性樹脂接着剤層3と、回路基板1全面を覆う樹脂膜4とを予め備えている。

実装作業においては、実装機のヒータを備えたヘッド上に半導体装置が吸着さ

れ且つ加熱され、その半導体装置は、その突起電極 7 が対応する基板上の導電性  
接着剤層 3 に挿通するように、回路基板に対し押圧され、次いで、冷却され、こ  
れにより、突起電極 7 が導電性接着剤層 3 に接着され、半導体装置の半導体基板  
50 が、回路基板 1 上に樹脂膜 4 により接着されて、固定される。この場合、回  
路基板も加熱されて、導電性接着剤 3 と樹脂膜とを軟化させておくのがよい。

図 2 B には、半導体装置 5 の回路基板 1 への実装した実装構造を示すが、回路  
基板の導電性接着剤層 3 は、半導体装置 5 の突起電極 7 を受容した状態で、その  
接着作用により突起電極 7 を接着固定している。さらに、基板表面を覆う樹脂膜  
4 は、回路基板 1 と半導体装置 5 との間の隙間を充填して、回路基板 1 と半導体  
装置 5 とを接着させ、両者を安定して固定する。

このような回路基板 1 は、上記のように、基板表面に接着剤層を形成すること、  
その上に、樹脂膜 4 を被覆することから成っているが、以下のように形成される。  
回路基板には、基板表面に予め入出力用の端子電極 2 (パッド電極) が、半導体  
装置 5 の入出力用の端子電極 6 に正確に対応するように形成されている、導電性  
接着剤層 3 の形成過程では、基板表面に形成した入出力用の端子電極 2 上に導電  
性接着剤を印刷法により塗着するのが好ましい。また、突起電極に転写した導電  
性接着剤を回路基板の入出力用端子電極に再度転写してもよい。

接着剤層成形のための印刷法として、図 3 A ~ 3 B には、スクリーン印刷を使用  
する例を示す。この印刷法においては、導電性接着剤を、液状の樹脂成分と導  
体粒子 (例えば、銀粒子) とから所要の粘度調整剤等によりペースト 30 に調整  
することを含む。さらに、図 3 A に示すように、回路基板 1 上には、スクリーン  
マスク 8 を端子電極 2 に位置合わせをし、端子電極 2 以外の部分をマスキングす  
るように配置して、スキージ 82 により、上記のペースト 30 をスクリーンマス  
ク 8 上に進展させ、端子電極 2 上にのみ所要厚みに塗着し、これにより、図 3 B  
に示す如く、端子電極 2 上に導電性接着剤層 3 が形成され、次いで、導電性接着  
剤層 3 を硬化させる。導電性接着剤に溶剤型接着剤を使用する場合は、溶剤を揮  
発させれば、硬化させることができる。

次の樹脂膜被覆過程では、樹脂膜用に予め形成した熱硬化性の適当に接着性を  
有する樹脂フィルム 40 を利用することができ、この場合は、図 3 C に示すよう



に、樹脂フィルム40を加熱して軟化させ、基板表面上に、少なくとも導電性接着剤と端子電極2とを覆って、接着させる。接着するために、樹脂フィルム40の表面が粘着質を持つ程度に加熱する。これにより、図3Dに示す如く、導電性接着剤と樹脂膜4とを重積した回路基板1を得ることができる。

5 半導体装置の突起電極7については、先端に突出部70を有して、上記の樹脂膜4と導電性接着剤層3とを貫通できる構造が利用される。突起電極7は、例えば、導電性のワイヤボンディング法を用いて形成された突起状の電極、電解メッキ法又は無電解メッキ法を用いて形成された突起電極7が利用できる。特に、突起電極7は、ワイヤボンディング法を用いて、熔融金属を引きちぎって形成した  
10 バンプが利用でき、実装時には、突起電極の尖頭が樹脂膜4への挿通する力が強まり、基板に対してより低荷重の押圧で安定した電極間接続を得ることができる。このような突起電極には、例えば、Au、Sn、Ag、Pb、Bi、Zn、Sb、Pd、C、Ptなどを含む低融点の金属又は合金が利用される。突起電極の尖頭は、  
15 尖頭の寸法が大よそ一辺又は直径20 $\mu$ m以下の矩形状ないし円形、長円形にするのが好ましい。特に、尖頭の寸法は10 $\mu$ m以下とするのがよい。

回路基板の別の製造方法は、予め別体の上記のような樹脂フィルム40上に導電性接着剤層3を形成して樹脂膜4を調製すること、上記の樹脂フィルム40を、回路基板1の入出力用の端子電極に導電性接着剤層が対向するように回路基板に被覆して樹脂膜を接着することをふくむことができる。樹脂フィルム40上に導電性接着剤層3を形成するには、熱可塑性の樹脂フィルム上に、印刷法を用いて導電性接着剤ペースト30を、回路基板1の端子電極2の配置に対応するパターンをもって、塗布する方法が利用できる。

図4Aにおいて、別体の樹脂フィルム40上に印刷スクリーンマスク8を用いて、導電性接着剤ペースト30をスキージ82で印刷により所定厚みで塗膜形成する。好ましくは、塗着した導電性接着剤を硬化する。これにより、樹脂フィルム40上には、図4Bに図示の如く、パターン化した導電性接着剤層3が形成される。

導電性接着剤を表面に有する樹脂フィルム40は、図4Cに示すように、導電性接着剤層3が回路基板の入出力用の端子電極2に正確に対向して、端子電極2

を覆うように、回路基板 1 上に接着させる。接着には樹脂フィルム 40 に、その表面が粘着質を持つ程度の加熱をする。これにより、図 4 D に示す如く、導電性接着剤層 3 と樹脂膜 4 とが一体化した回路基板を得ることができる。

さらに、樹脂フィルム 40 上に導電性接着剤層 3 を形成する別の方法には、図 5 A ~ 5 F に示すように、樹脂膜 4 を調製する別の方法は、先ず樹脂フィルム 40 上にマスキングシート 81 を接着すること、この接着したマスキングシート 81 に所定のパターンで貫通する貫通孔 85 を開けて、マスク 8 にすることを含む。

この方法では、貫通孔 85 は、回路基板 1 上の端子電極 2 に対応する樹脂フィルム 40 上の位置の上のマスキングシート 81 に開けられ、貫通孔 85 は、基板の表面を底面として停止しており、導電性接着剤ペースト 30 を貫通孔に充填する。充填後に、マスキングシート 81 だけを除去する。マスキングシート 81 の除去により、貫通孔 85 に充填されたペースト 30 は、回路基板上に所望のパターンで導電性接着剤層 3 として残る。マスキングシート 81 には、樹脂フィルム 40 上に接着される別体の樹脂シート 84 とその上に粘着される剥離シート 83 との 2 層から成るものが好ましい。貫通孔は、樹脂シート 84 と剥離シート 83 とに貫通するように形成される。このように 2 層にすると、導電性接着剤の成形性が向上するという利点がある。この理由は、充填する際に、導電性接着剤ペースト 30 は、貫通孔以外の剥離シート 83 上にも残り、貫通孔からはみ出した状態で硬化させると、樹脂シート 84 の除去の際に貫通孔内部の導電性接着剤も剥離して除かれる惧れがあるが、充填後のペースト 83 だけを柔らかい状態で直ちに剥がせれば、貫通孔部分にのみ導電性接着剤を確実に供給充足し得て、後に硬化させた樹脂シート 84 を剥がせばよい。

詳しくは、図 5 A ~ 5 H に示す回路基板 1 の製造方法は、先ず、図 5 A のように、樹脂フィルム 40 の上に、マスキングシート 81 として、別体の樹脂シート 84 とその上に重ねて剥離シート 83 が接着される。樹脂フィルム 40 は、樹脂膜 4 となるものであり、樹脂シート 84 と剥離シート 83 とは、後に除去されるので、樹脂フィルム 40 から分離容易なものが利用される。剥離シート 83 は、テフロン、セロハン、ポリエチレンテレフタレート、シリコーンなど表面非粘着性で、剥離性を有するものが利用され、樹脂シート 84 は、例えば、酸又はアル

カリに溶解性の樹脂、例えば、ポリアセタール、ポリカーボネート、エポキシ樹脂、フェノール樹脂、又はポリエステルが利用できる。

次に、回路基板 1 上に積層した樹脂シート 8 4 及び剥離シート 8 3 の貫通孔 8 5 は、図 5 B に示すように、回路基板 1 に配設された端子電極 2 に対応する位置に、正確に設定され、貫通孔 8 5 は、レーザービームを樹脂シート 8 4 及び剥離シート 8 3 上に走査して、端子電極 2 に対応する位置に照射し過熱溶融することにより開口して形成する。

貫通孔は、上記のレーザ照射に代えて、紫外線照射により形成することもできる。紫外線照射法では、紫外線に感光性のある樹脂を用いる。このための樹脂としては、紫外線硬化性のエポキシ、またはアクリル樹脂が好ましく利用できる。この方法は、未硬化の剥離シート 8 3 上に、開口すべき部分を光遮断するマスキングして、紫外線照射し、樹脂は他の部分が硬化するのに対して開口すべき遮断マスク直下は未硬化のままであるので、未硬化部分を除去すれば、貫通孔が形成される。

次いで、スキージ 8 2 により、図 5 C と図 5 D に示すように、導電性接着剤のペースト 3 0 を剥離シート 8 3 上に延展して、貫通孔に充填する。埋め込まれた導電性接着剤のペースト 3 0 は硬化される。導電性接着剤に溶剤型樹脂を使用しているときは、溶剤を気化させて硬化できる。その後、図 5 E に示すように、剥離シート 8 3 を剥がし、図 5 F の如く、樹脂シートの酸溶解性樹脂を、塩酸あるいは硫酸などの酸処理をすることで除去する。

このようにして、図 5 G に示すように、パターン化した導電性接着剤層 3 を有する樹脂フィルム 4 0 を、回路基板に接着させる。接着の際には、樹脂フィルムが軟化して、その表面に粘着質を生じる程度の温度に樹脂フィルム 4 0 を加熱する方法が採用できる。これにより、図 5 H の如く、導電性接着剤が樹脂膜 4 と一体化した回路基板 1 を得ることができる。

本発明の回路基板を利用した実装構造は、半導体装置の突起電極を導電性接着剤を介して回路基板 1 の入出力端子電極 2 に電氣的且つ機械的に接続して、且つ、半導体装置を、回路基板 1 上に予め形成した樹脂膜 4 により接着し、半導体装置

と上記の樹脂膜 4 との間が当該樹脂膜 4 若しくは封止樹脂より軟質弾性的のエラストマー層が介装されている。

5 この実装構造の製造方法において、半導体装置 5 が突起電極 7 を有し、回路基板が、基板表面に入出力用端子電極 2 を備えると共に、さらに、別体の樹脂膜 4 が、その一面に、回路基板 1 の端子電極 2 に対応する導電性接着剤層 3 と、他面に半導体装置 5 に対応するエラストマー層と、を予め備えている。

10 この実施形態においては、回路基板 1 は、上記のような端子電極 2 を配置した基板本体と、端子電極 2 上の導電性接着剤層 3 とその上を覆う樹脂膜 4 とともに、さらに樹脂膜 4 上にエラストマー層を配設している。このような回路基板 1 は、エラストマー層が、半導体装置 5 の半導体機能部と上記の回路基板上の樹脂膜 4 との間に介装されて、上記の実装構造を構成することができる。

15 エラストマー層は、樹脂膜 4 より軟質で低弾性率である合成樹脂（但し、弾性的な合成ゴムを含む）の層が利用される。これにより、半導体装置 5 の少なくとも半導体機能部が、エラストマー層により保護される。硬質の樹脂膜 4 を通じて作用する応力、或いは外部の衝撃力をエラストマーが吸収低減するので、半導体機能部、例えば、半導体基板 50 上の集積回路部の損傷や機能低下を防止することができる。

エラストマー層は、エポキシ系の樹脂膜 4 に対して、シリコン樹脂系のエラストマー層が好ましく利用される。

20 図 6 A は、エラストマー層 9 を備えた実装構造の例を示すが、この実装構造は、半導体装置 5 の入出力用の端子電極 6（パッド電極）上に形成した突起電極 7 が導電性接着剤を介して回路基板 1 の端子電極 2 上に接続固定され、その電極 2、7 間の接続部の周りが樹脂膜 4 により補強され、半導体装置 5 の半導体機能部 51 を構成した表面には、エポキシ系の樹脂膜との間にシリコンゴム系のエラストマー層 9 が設けられて、硬質の樹脂膜を隔離している。これにより半導体装置 5 の素子に対するダメージをより小さくすることができる。また、導電性接着剤が実装時の応力を緩和でき、素子の特性劣化や配線の断線などを防ぐことができる。

図 6 B は、上記の実装構造に使用する回路基板 1 に使用する樹脂フィルム 40

であるが、樹脂フィルム 40 の一方の表面に導電性接着剤層 3 を所定のパターンで有し、他方の表面にはエラストマー層 9 を固定した樹脂フィルム 40 を示している。この例では、エラストマー層 9 は、実装構造に組み込まれたときに、半導体装置 5 の半導体機能部 51 に対向するように配置されている。

5 図 6 A と 6 B は、上記のエラストマー層 9 を取着した樹脂フィルム 40 を利用して、実装構造を組立てる過程とその結果の実装構造を示すが、組立てる際には、樹脂フィルム、一方の表面の導電性接着剤層 3 を回路基板 1 の端子電極 2 上に対応させ、エラストマー層 9 を有する樹脂フィルム 40 の他方の表面は、その  
10 エラストマー層 9 が、半導体機能部 51 に配置するように半導体装置 5 が対応して、配置される。そして、樹脂フィルム 40 を加熱して軟化した状態で、回路基板 1 側に半導体装置 5 を押圧し、その端子電極 6 (パッド) 上の突起電極 7 が、樹脂フィルム 40 を貫通して導電性接着剤層 3 に到達して接続される。さらに、樹脂フィルム 40 が、半導体装置 5 にエラストマー層 9 を押し当てて、回路基板と半導体装置 5 との隙間を充填し両者を接着し、半導体装置 5 と回路基板 1 とを  
15 一体化する。

図 7 A と 7 B とは、エラストマー層 9 を使用する他の組立ての例を示すが、図 7 A において、エラストマー層は、予め、半導体装置 5 上に取着ないし接着されており、図 7 B において、図 6 C に図示した方法と同様に、回路基板 1 側に半導体装置 5 を押圧することにより、半導体装置 5 の突起電極 7 が、樹脂フィルム 40 を貫通して導電性接着剤層 3 に到達して、さらに、樹脂フィルム 40 が、半導体装置 5 にエラストマー層 9 を押し当てて、半導体装置 5 と回路基板 1 とを一体化する。  
20

本発明の第 3 の実施形態として、実装構造は、回路基板と半導体装置との隙間に、上記の樹脂膜と共に、液状封止樹脂が充填されてもよい。このような回路基板 1 の製造方法は、上記の樹脂膜に代えて封止樹脂液を、又は、上記樹脂液と共にその上に塗着した封止樹脂液を使用することもできる。  
25

さらに、液状封止樹脂を利用して、封止樹脂を多孔性にするのが好ましい。封止樹脂中の気泡の存在は、空気が樹脂よりも誘電率が明らかに低いので、半導体装置の高周波特性をあまり低下させない有利な構造とすることができる。このよ

うな封止樹脂は、樹脂成分が反応して硬化するときに気泡を発生させるような発泡成分を含むものが利用できる。液状樹脂に発生した気泡は、硬化後には気孔として残留して、封止樹脂が多孔性となる。気泡の含有量は、例えば、反応性希釈剤などの量を制御することにより変えることができる。

- 5        液状樹脂の利用においては、図 8 A に示すように、回路基板上の上記樹脂膜 4 上には、さらに液状の封止樹脂が塗着ないし滴下され、回路基板上に半導体装置を押圧すると、その突起電極 7 が樹脂膜 4 を貫通して、端子電極 2 上に導電性接着剤層 3 とに到達して接続し、樹脂膜 4 上に存在する液状封止樹脂に接して、液状封止樹脂が、回路基板 1 と半導体装置 5 との隙間を充填し、硬化後には両者を  
10        接着一体化する。図 8 B は、このようにして組立てられた実装構造を示す。図 8 B に示す実装構造は、液状封止樹脂に発泡性樹脂を使用して、封入樹脂中に気泡 4 4 を共存させた例を示している。

- 15        図 9 A と 9 B に示す例は、回路基板上の端子電極 2 を、樹脂膜を使用せずに、液状封止樹脂のみで覆う例を示すが、図 9 A と 9 B において、半導体装置 5 の端子電極（パッド）上の突起電極 7 が、回路基板 1 の端子電極 2 上の導電性接着剤に接続され、封止樹脂が、半導体装置 5 と回路基板 1 との隙間を充填して封止している。

- 20        さらに、図 1 0 は、半導体装置 5 と回路基板 1 との隙間を充填する封止樹脂に気泡 4 4 を残留させて多孔質とした例を示す。このような気泡 4 4 を有する実装構造は、半導体装置 5 の高周波特性の低下を防止するものである。液状の封止樹脂は、発泡成分を含有しており、硬化時に、発泡する。

#### 実施例.

##### [実施例 1]

- 25        図 1 1 には、以下に示す試験に使用した半導体装置 5 の実装構造の模式断面図を示すが、半導体装置 5 の突起電極を接合層を介して回路基板の入出力端子電極上に実装し、封止樹脂で補強された構造である。

実施例 1 として、突起電極としてワイヤボンディング法により形成された Au バンプを、接合層として導電性接着剤を介して回路基板の端子電極上に実装し、

エポキシ系の封止樹脂で封止した。

従来例 1 には、突起電極としてNi-Auの無電解メッキバンプを使用し、接合層は、ハンダ合金であり、封止樹脂として紫外線硬化型エポキシ樹脂を用いた。

この実施例と従来例について、NチャンネルMOSトランジスタの実装構造を作り、トランジスタの劣化を、しきい値電圧の変化で調べた。

試験結果は、本実施例のNチャンネルMOSトランジスタは、実装荷重がバンプ当たり 1 g で、しきい値電圧の変化は0.7%以下であった。

これに対して、従来のハンダ法は、実装荷重がバンプ当たり 10 g において、NチャンネルMOSトランジスタのしきい値電圧が実装後、初期に比べて10%程度変動した。

また、同様に、本発明の実施例のSRAMの実装構造を作ったが、実装荷重がバンプ当たり 1 g とバンプ当たり 20 g での実装作業でも、ビットエラーはなく(0/228)、実装後でも接続良好であった。

このことから、比較例のハンダ法は、封止樹脂が硬化するときに作用する硬化収縮応力を緩和できる要素が接合層にはないため、半導体装置に直接応力が作用して、しきい値電圧が変動したと考えられる。これに対して、上記実施例は、接合層である導電性接着剤が柔らかいため封止樹脂の硬化収縮応力を緩和するので、半導体装置の半導体基板に応力が作用せず、良好な結果が得られた。応力解析を行なった結果も、導電性接着剤層 3 を用いた実装構造は、応力がほとんど発生していない。従って、応力緩和に導電性の樹脂接着剤が有効な要素であることが判る。

比較例として、図 16 A に模式的に示した従来の異方性導電膜 49 を用いて、半導体装置の実装試験を行なった。ここでは、半導体装置の突起電極はワイヤボンディング法を用いて形成されたAuバンプであり、回路基板にはセラミック基板とガラスエポキシ基板(ガラス繊維強化エポキシ基板、以下同じ)(FR4)の2種類を利用し、異方性導電膜には直径5μmのNiフィラーを含んだ厚み70μmのものを用いた。実装試験は、半導体装置のバンプ電極と回路基板との間の実装荷重を、バンプ電極 1 個当たり、10~80 g の範囲で変えて、行なった。

図 12 A は、実装後の 1 バンプ当たりの初期接続抵抗とバンプ荷重との関係を

示している。接続抵抗には、半導体装置の端子電極とAuバンプと異方性導電膜との電気抵抗が含まれている。セラミック基板は、バンプ当たり80gの実装荷重がないと初期の接続が得られなかった。上記のガラスエポキシ基板でもバンプ当たり40g／の初期荷重をかけないと抵抗値が安定しないことがわかる。

5        また図12Bは各サンプルの温度に対する抵抗値の変化を示すが、抵抗の温度変化は、ガラスエポキシ基板（FR4）につき、実装荷重バンプ当たり40g以上で安定していることがわかる。しかし図12Cに示す熱衝撃試験（液相−55〜125℃の熱サイクル試験）の試験結果では、実装荷重バンプ当たり40gでは不安定で、バンプ当たり80gで安定している。

10        さらに、図13A〜13Eは、回路基板にガラスエポキシ基板（FR4）を使用したバンプ当たりの実装荷重5gから40gにより接合したときの実装構造の切断面の電極付近をマイクロ観察した一連の顕微鏡写真である。これらの写真で、下方に回路基板に固定されたパッド電極を示し、上方に半導体チップからのバンプ電極を示している。これらの写真から、バンプ電極の変形が、実装荷重バンプ  
15        当たり15gぐらいの荷重から生じていることがわかる。

      図13Fは、セラミック基板を使用した断面の顕微鏡写真であり、この基板には剛性があるから、実装荷重バンプ当たり80gも入出力端子電極の変形は起きていないが、初期の接続が不安定で図12Bの温度特性では接続不良を引き起こす。

20

## 実施例2.

      本発明の回路基板を用いて実装試験を行なった。回路基板にはガラスエポキシ基板（FR4）を用いて、図2Aと2Bに示した実装構造を試験した。回路基板の表面には、の入出力端子電極上も含めてエポキシ樹脂膜を厚み50μmで被着  
25        した。

      半導体装置の突起電極にはワイヤボンディング法により尖端の寸法が20μm□のAuバンプを形成した。半導体装置5は、チップ上に突起電極を上記樹脂膜が予め接着された回路基板の入出力端子電極上に押圧して接続し、樹脂膜とチップとの隙間に封止樹脂により補強された構造である。試験は、回路基板上の電



極に対して半導体装置のバンプの押圧する荷重を変えて、行なわれた。

得られた実装構造は、バンプ当たりの各実装荷重に対する初期接続性及びリフロー後の接続性が試験され、さらに、ハンダ耐熱試験が270℃で5回繰り返して実施された。

- 5 表1は、その結果を示すが、この実装構造のサンプルは、実装時のバンプ当たり荷重20g以上の押圧により、突起電極とパッド電極との間の全ての接続部において安定して良好な電氣的機械的接続性が得られた。

表 1

実装荷重 (g / b u m p)	5	10	20	40
実装後の接続性	良	良	良	良
リフロー後 (240℃) 接続性	不良	良	良	良
ハンダ耐熱試験 (270℃で5回)	不良	不良	良	良

10

図14Aにハンダ耐熱試験の各過程での接合部の抵抗変化を示すが、実装荷重バンプ当たり20g以上の試料は、ハンダ耐熱試験において、270℃で5サイクルの加熱繰り返しによっても、接合部の抵抗変化がない。

- 15 図14Bにおいて、接合部抵抗の温度特性においても接続特性は安定しており、良好な結果が得られている。

- 20 図14Cは、得られた実装構造の8つの試料（バンプ当たり20gの実装荷重で接合された）について加熱（+125℃）冷却（-40℃）繰り返し試験（温度サイクル試験）を行なった試験であるが、1000サイクル後でも、接合部の全周接続抵抗は、ほとんど変化がなく、さらに、8つの試料について、実質的に差が生じなかった。

- 25 図15は、実施例のバンプ当たり20gの実装荷重による実装構造のバンプとパッド電極との接合部の断面を示す写真を示しているが、基板の入出力端子電極の変形は起きていないことがわかり、低応力実装が可能であることが判る。以上の試験結果から、従来の異方性導電膜を用いた実装よりも低荷重で安定な接続が得られることがわかる。

### 産業上の利用の可能性

- 5 本発明の回路基板とその製造方法は、電気産業、特に、半導体製造産業に提供する基板の製造と使用に利用することができ、また、半導体装置の実装構造の製造方法の発明は、電気産業、特に、半導体製造産業において、半導体実装構造の製造と使用に広く利用することができる。

## 請 求 の 範 囲

1. 半導体装置を実装するための回路基板であって、基板本体の表面に形成した入出力用端子電極と、該端子電極上に被着された導電性接着剤層と、該端子電極と導電性接着剤層とを覆って基板表面に形成した樹脂膜と、を有する半導体装置実装用の回路基板。

2. 半導体装置を実装するための回路基板であって、回路基板が、入出力端子電極を表面に配置した回路基板本体と、導電性接着剤層とエラストマー層とを有する樹脂膜と、から成り、

上記のエラストマー層が、導電性接着剤層を形成した表面と反対の面に、半導体装置の機能部が存在する半導体装置表面の少なくとも一部に対応する位置に予め配置されて、導電性接着剤層が、上記の回路基板本体の表面の端子電極に対応する樹脂膜表面位置に配置されている半導体装置実装用の回路基板。

3. 半導体装置を実装するための回路基板の製造方法において、基板本体の表面に形成した入出力用の端子電極上に導電性接着剤を印刷により塗着して導電性接着剤層を形成すること、及び、

導電性接着剤層の硬化後に、樹脂膜を導電性接着剤層と端子電極を覆うように基板表面を被覆すること、  
から成る回路基板の製造方法。

4. 半導体装置を実装するための回路基板の製造方法において、予め別体の樹脂膜上に導電性接着剤層を形成して樹脂膜を調製すること、及び

上記の樹脂膜を、回路基板の入出力端子電極に導電性接着剤層が対向するように回路基板に被覆して接着すること、  
から成る回路基板の製造方法。

5. 上記の樹脂膜の調製が、予め、樹脂膜上に導電性接着剤ペーストを印刷法によりパターン化して塗布することによりなされて、導電性接着剤層を形成する請求項4に記載の回路基板の製造方法。

6. 上記の樹脂膜の調製が、樹脂膜上にマスキングシートを接着した後、マスキングシートに貫通する孔を開け、導電性接着剤を該貫通孔に充填した後、

マスキングシートを除去することから成る請求項 4 に記載の回路基板の製造方法。

7. 上記のマスキングシートが、樹脂膜上に接着される樹脂シートとその樹脂シート上に剥離容易に粘着される剥離シートとから成る請求項 6 の記載の回路基板の製造方法。

5           8. マスキングシートに貫通孔をあける方法が、レーザー照射による開口である請求項 4 記載の回路基板の製造方法。

9.     マスキングシートに貫通孔を開ける方法が、紫外線照射による開口である請求項 4 記載の回路基板の製造方法。

10           10.     半導体装置を回路基板上に実装して成る実装構造であって、  
半導体装置の突起電極が、回路基板に設けた入出力用の端子電極上に配置した導電性接着剤に電氣的機械的に接続され、

半導体装置と回路基板との間の隙間が樹脂膜若しくは封止樹脂により接着固定され、

15           半導体装置の機能部と上記樹脂膜若しくは封止樹脂との間に当該樹脂膜又は封止樹脂より軟質弾性的であるエラストマー層を介装して成る半導体装置の実装構造。

11.     半導体装置を回路基板上に実装して成る実装構造の製造方法であって、

20           半導体装置が突起電極を有し、回路基板が、基板表面に入出力用端子電極と端子電極上に塗着した導電性接着剤層と該導電性接着剤層を含んで基板表面を被覆した樹脂膜とを有し、

半導体装置の突起電極を、加熱した基板表面の溶融した樹脂膜中に押圧して、導電性接着剤層に貫通固定させ、基板の当該端子電極と電氣的に接続し、

25           次いで、樹脂膜の硬化により半導体装置と回路基板とを接合することを特徴とする半導体装置の実装構造の製造方法。

12.     上記の樹脂膜に代えて封止樹脂液、若しくは、上記樹脂膜と共にその上に塗着した封止樹脂液を使用する請求項 11 に記載の実装構造の製造方法。

13.     半導体装置を回路基板上に実装して成る実装構造の製造方法であって、

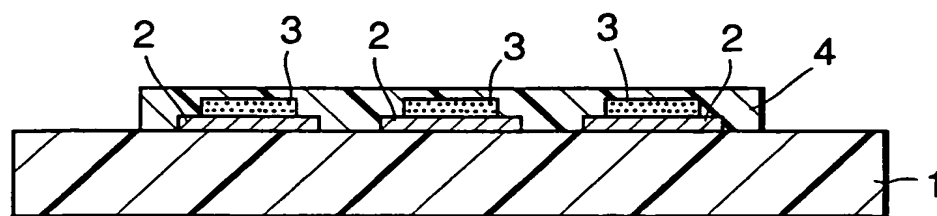
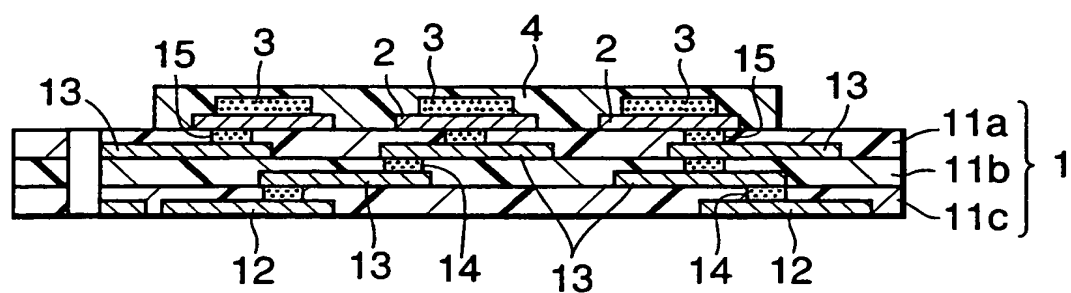
半導体装置が突起電極を有し、回路基板が、基板表面に入出力用端子電極を備え、別体の樹脂膜が、その一面に、回路基板の端子電極に対応する導電性接着剤層と、他面に半導体装置に対応するエラストマー層と、を備え、

5 回路基板上に樹脂膜を位置合わせして、次いで、半導体装置の突起電極を、加熱した回路基板上で熔融した樹脂膜に押圧して、導電性接着剤層に到達させ、基板の当該端子電極と接続し、樹脂膜の硬化により半導体装置と回路基板とを接合することを特徴とする半導体装置の実装構造の製造方法

1 4. 上記の半導体装置が、突起電極と半導体装置の半導体機能部に対応する表面部位に接着されたエラストマー層とを有し、

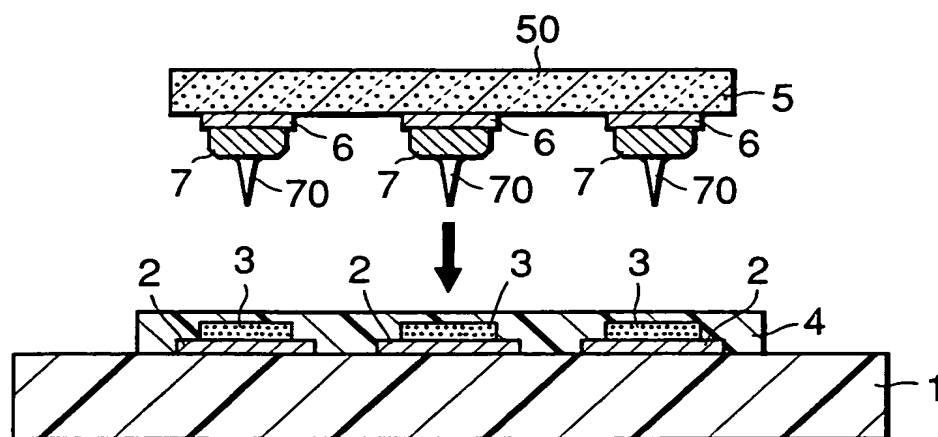
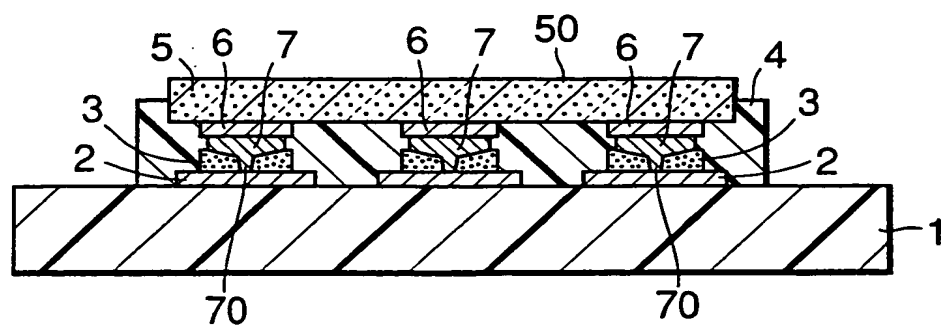
10 実装構造が、樹脂層と半導体装置との間にエラストマー層を介在させた請求項 1 1 記載の実装構造の製造方法。



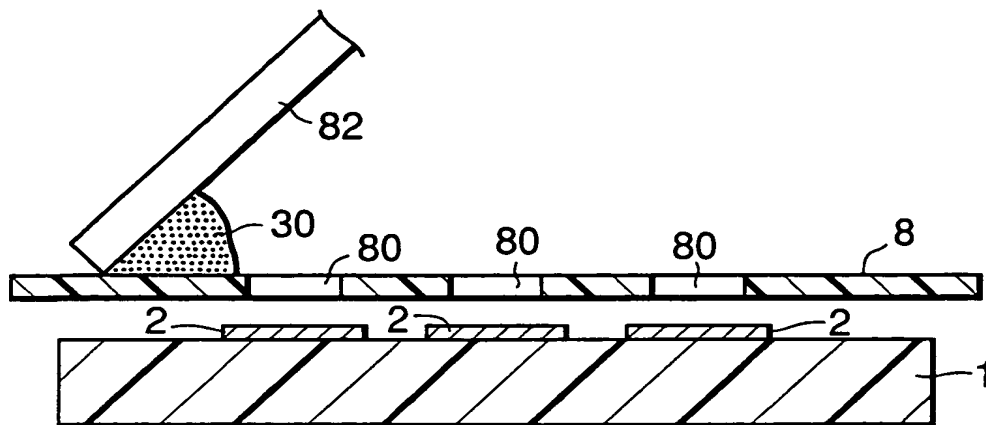
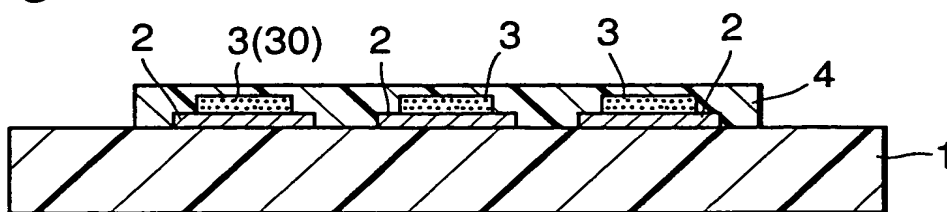
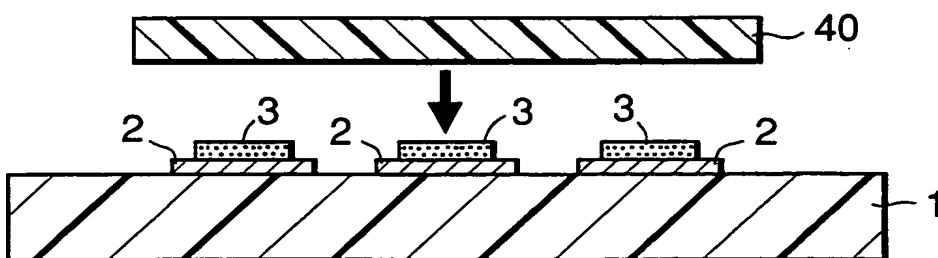
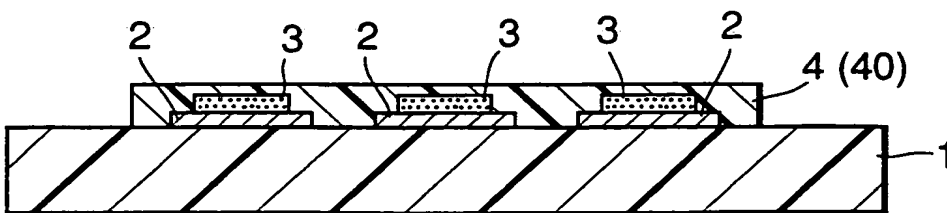
*Fig. 1A**Fig. 1B*



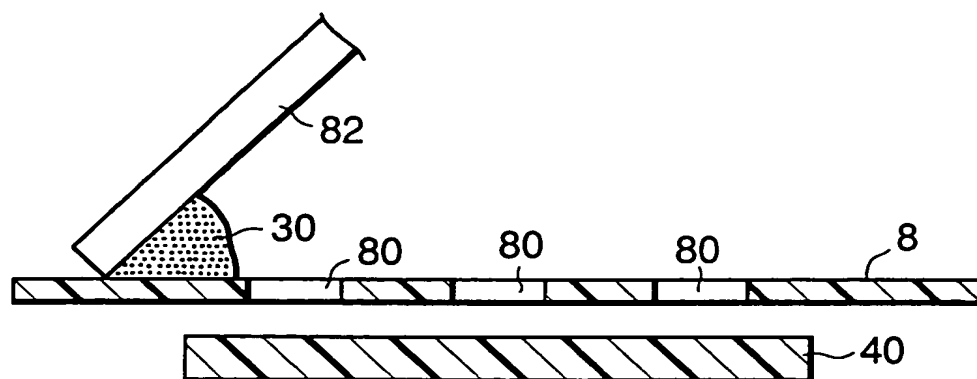
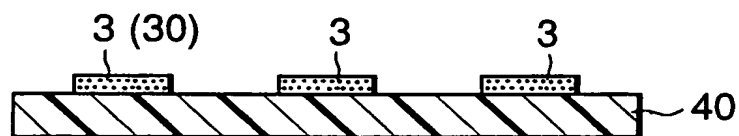
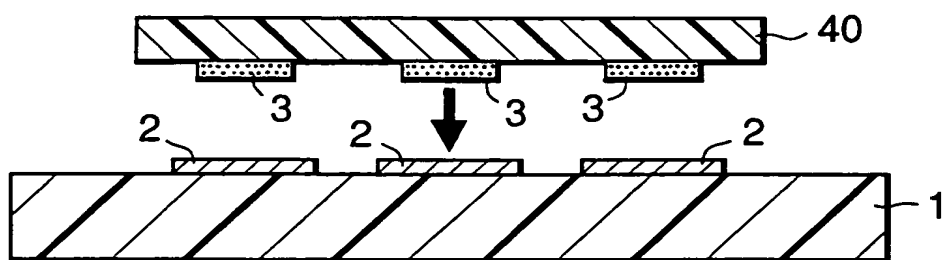
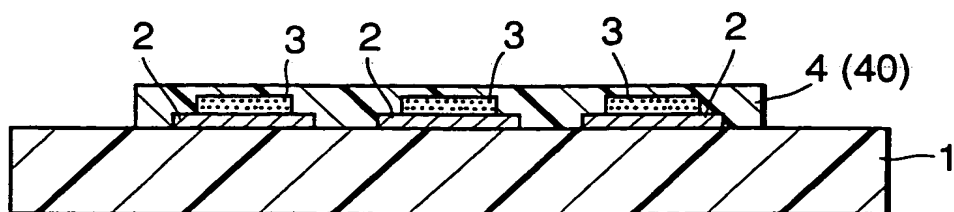


*Fig.2A**Fig.2B*

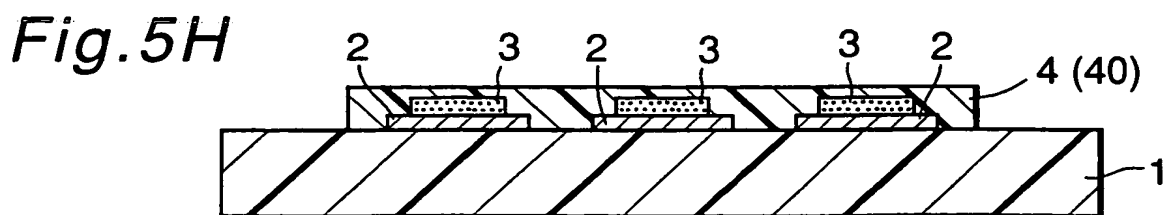
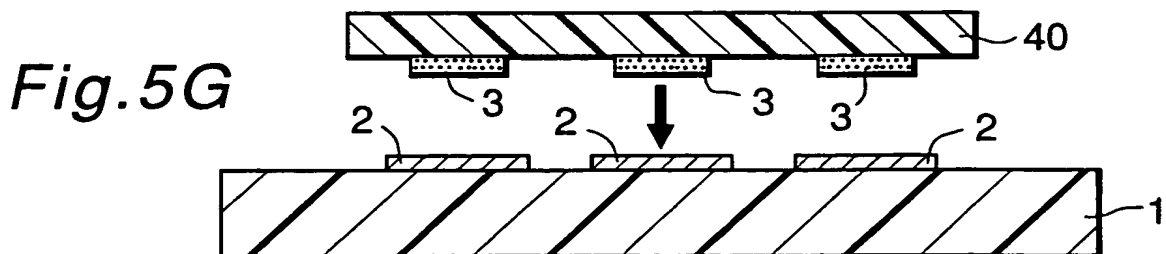
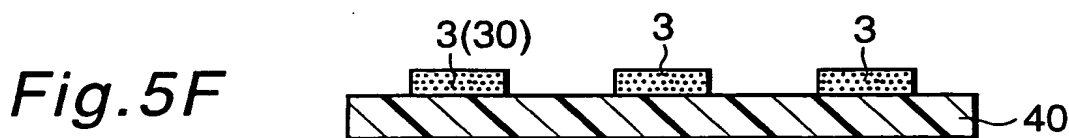
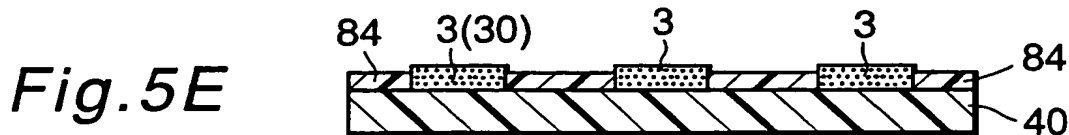
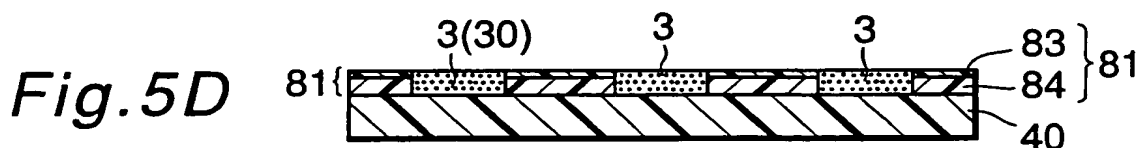
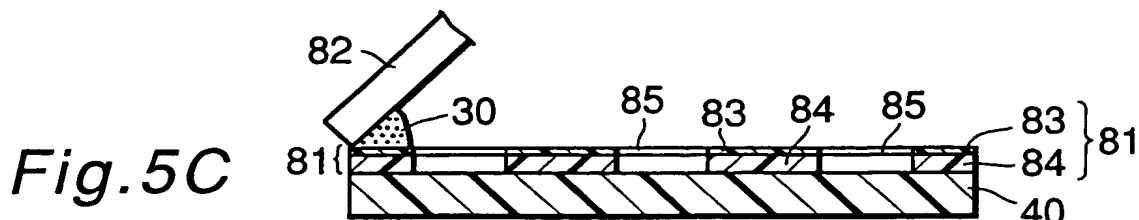
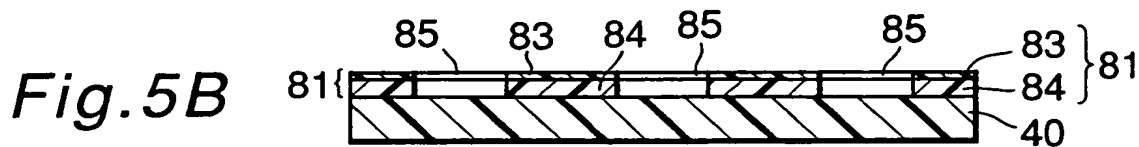
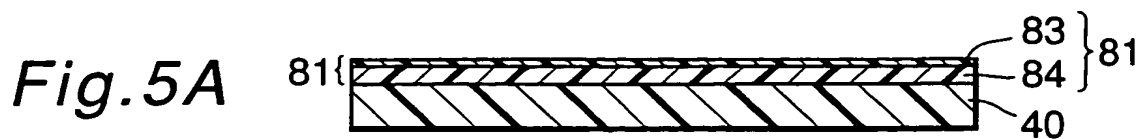


*Fig.3A**Fig.3B**Fig.3C**Fig.3D*



*Fig.4A**Fig.4B**Fig.4C**Fig.4D*

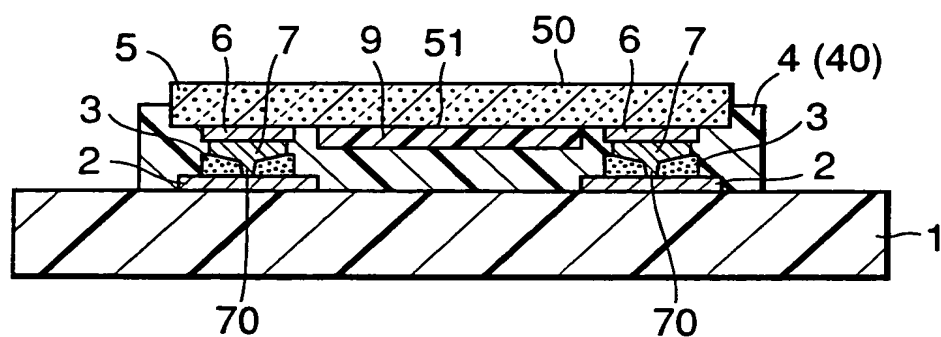




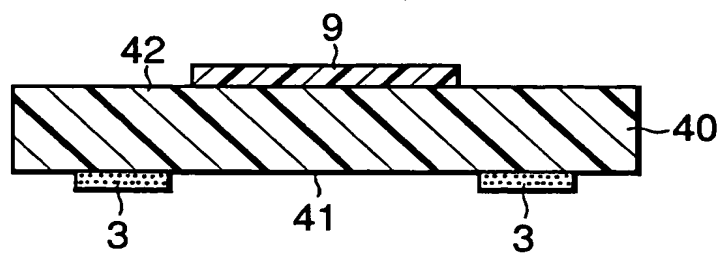




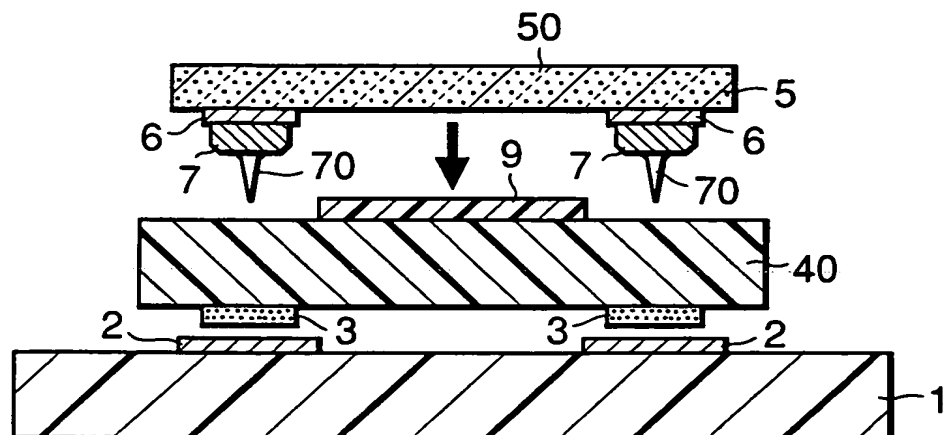
**Fig. 6A**



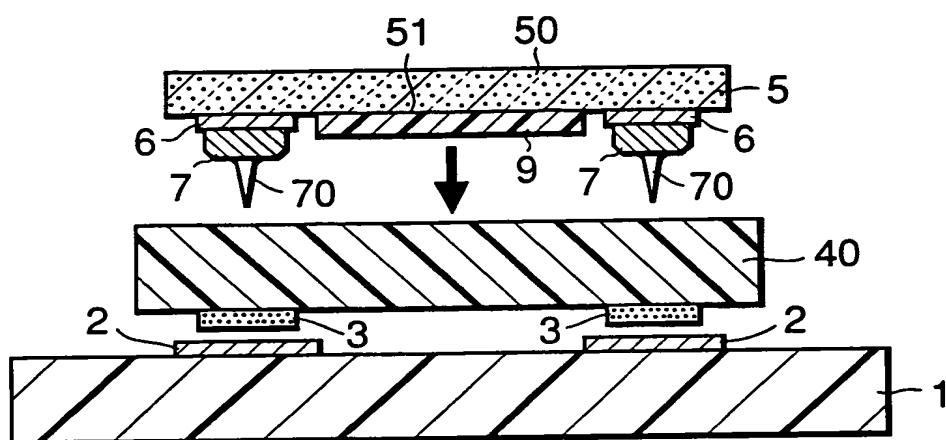
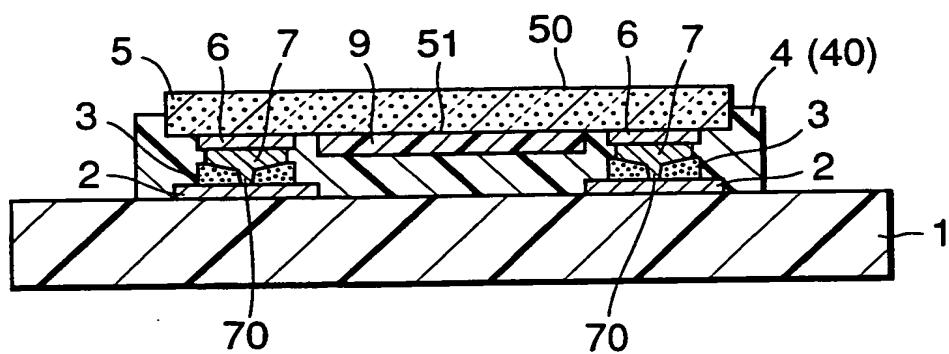
**Fig. 6B**



*Fig. 6C*





*Fig. 7A**Fig. 7B*



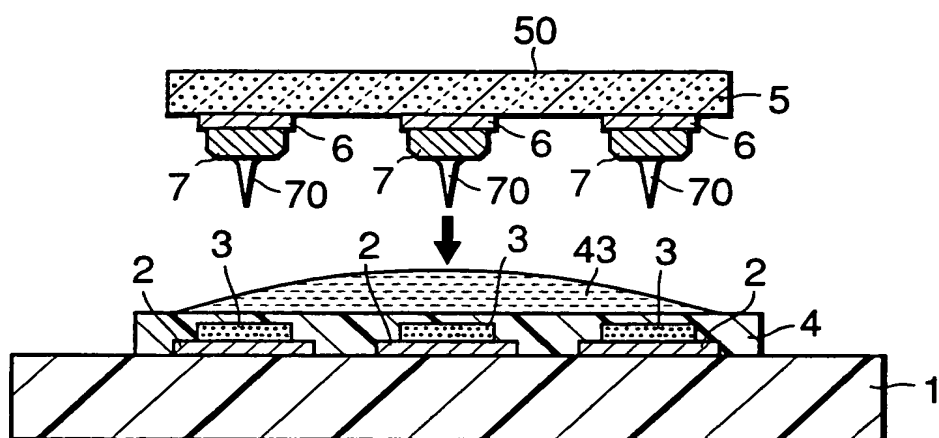
.

,

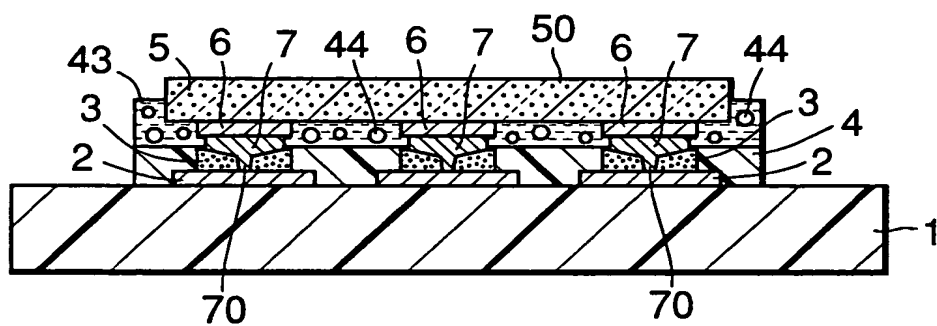
.

.

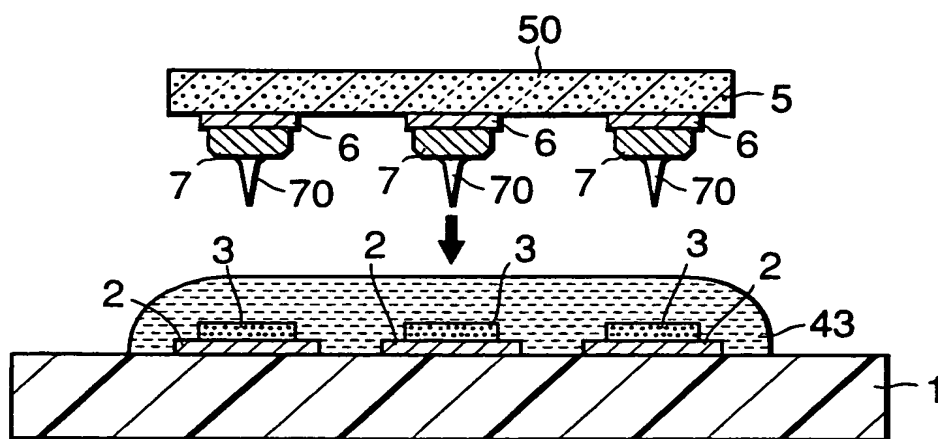
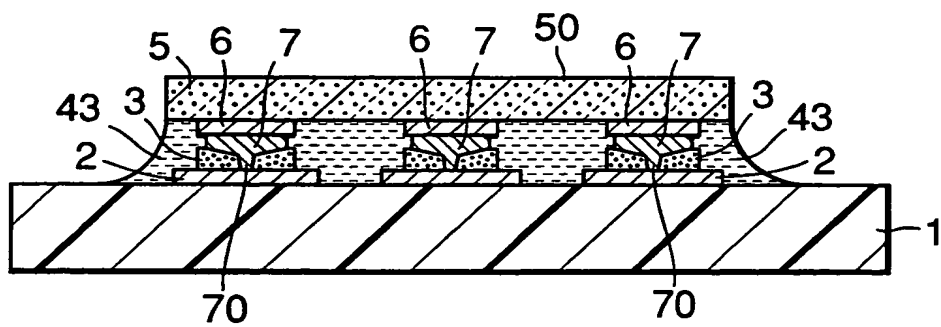
*Fig. 8A*



**Fig. 8B**

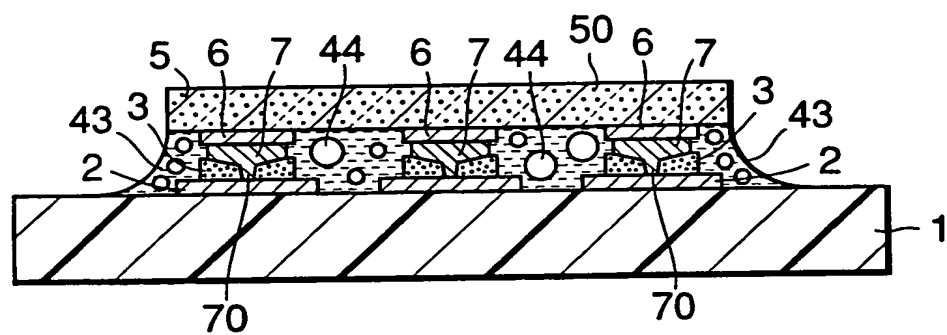
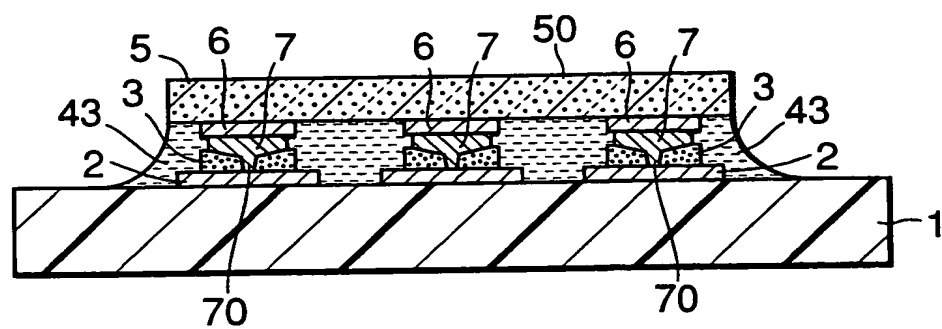




*Fig.9A**Fig.9B*





*Fig. 10**Fig. 11*



11/16

Fig.12A

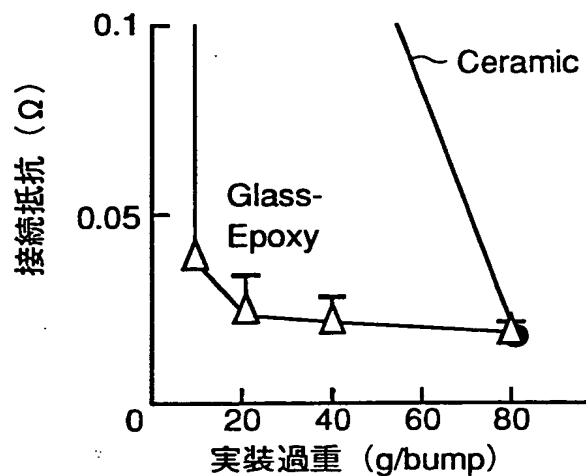


Fig.12B

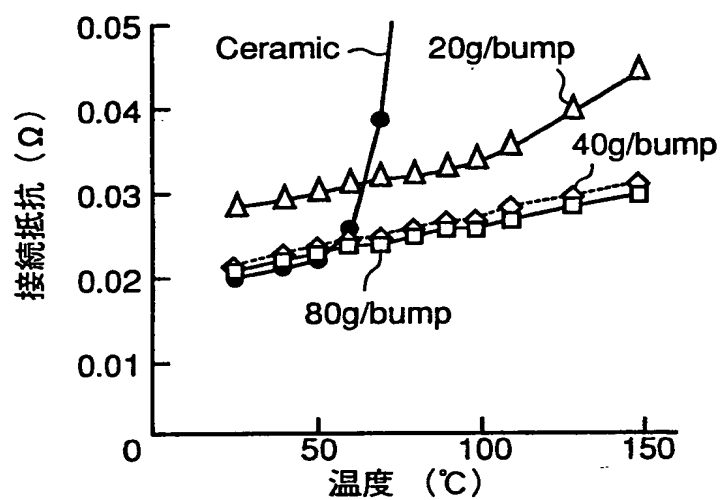
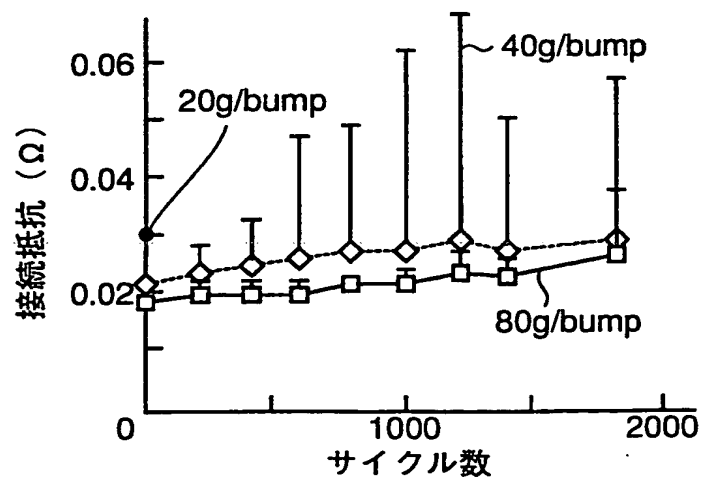
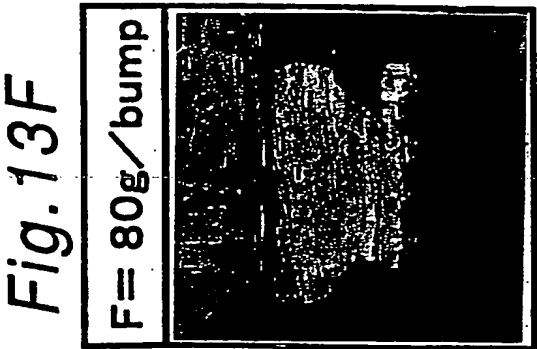
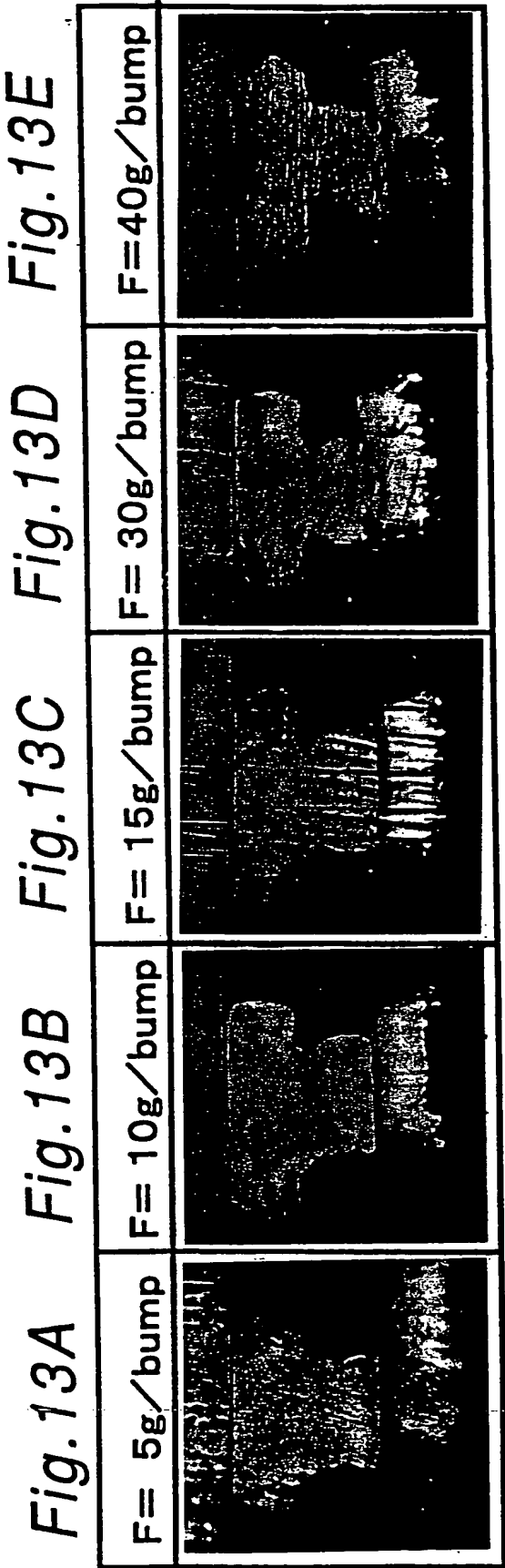


Fig.12C

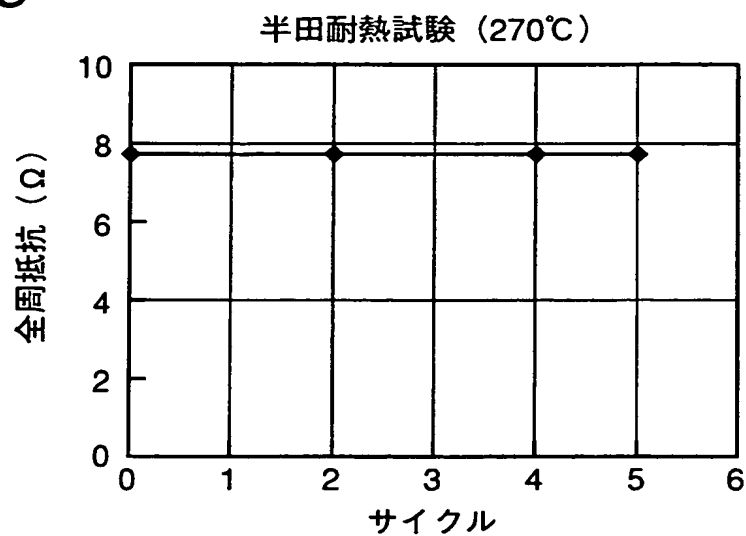
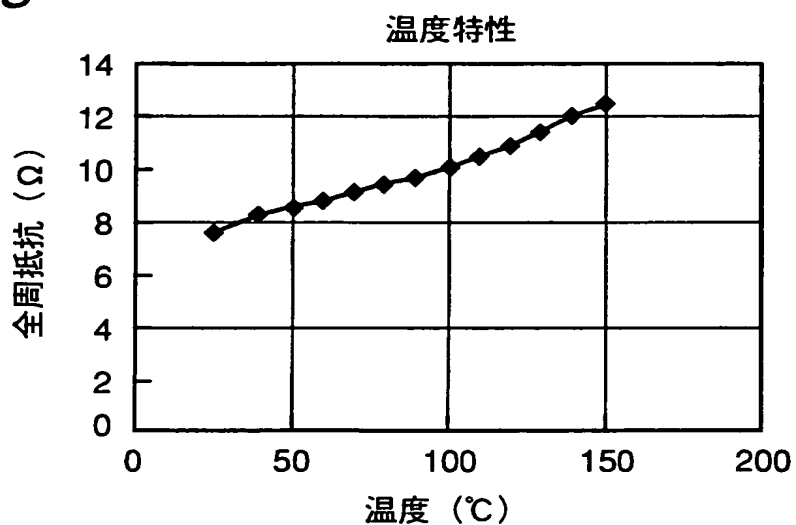
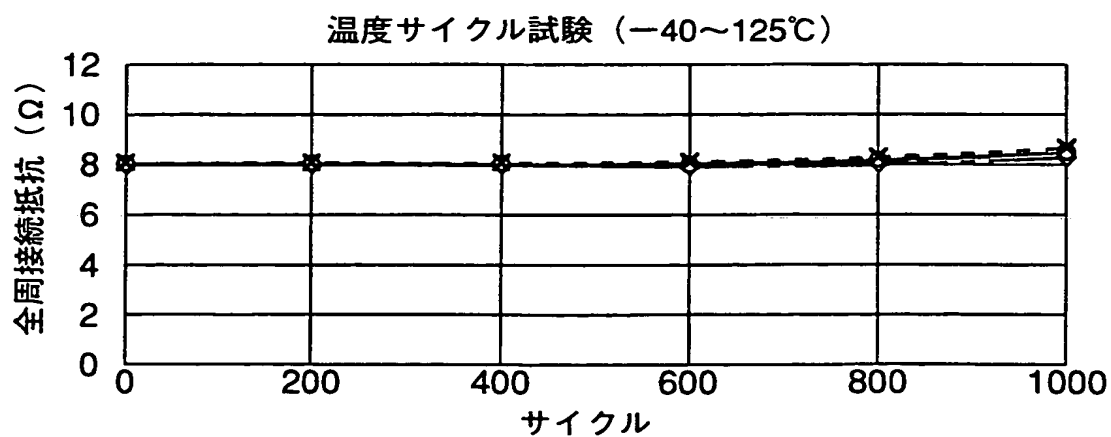








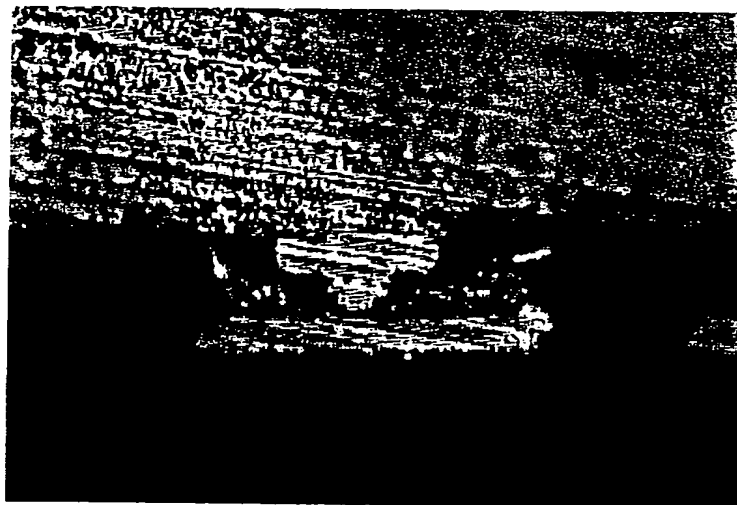
13/16

*Fig. 14A**Fig. 14B**Fig. 14C*



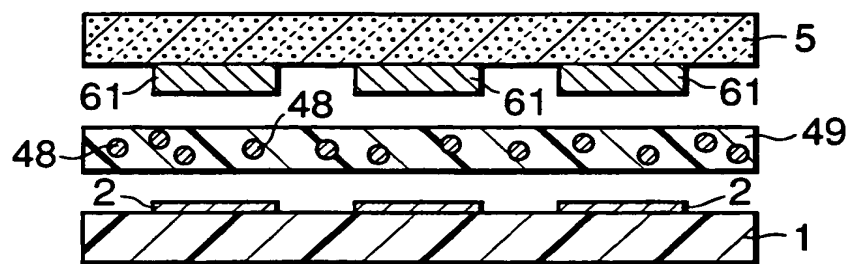
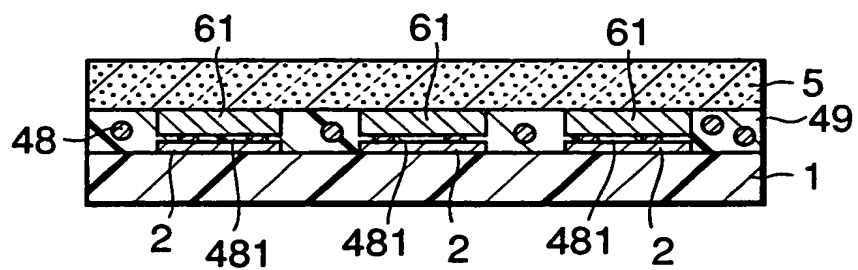


*Fig. 15*



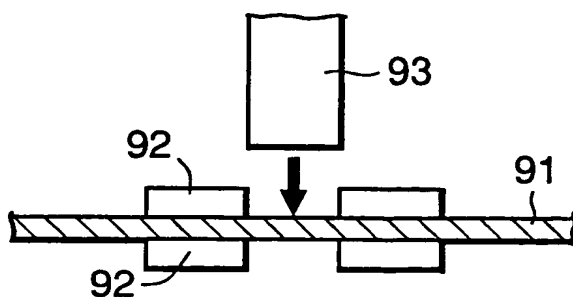
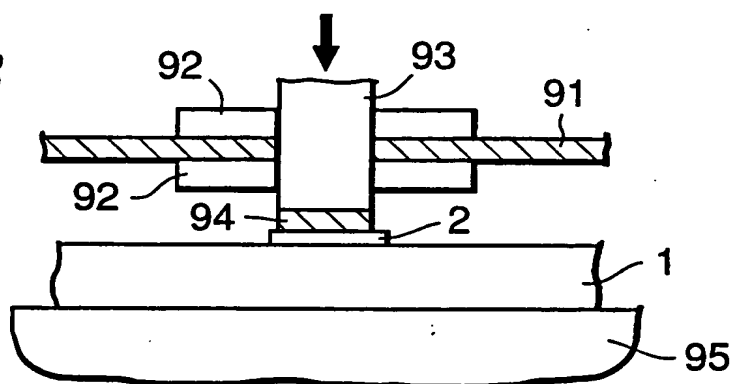
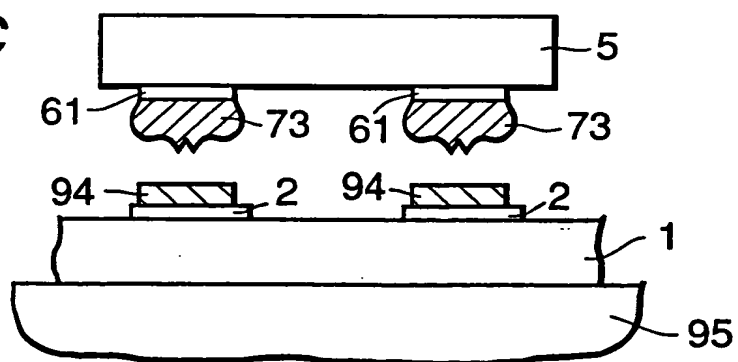
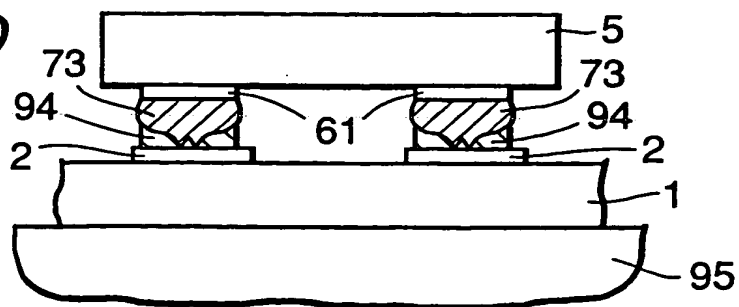
実装荷重 20g / bump



*Fig. 16A**Fig. 16B*



16/16

*Fig.17A**Fig.17B**Fig.17C**Fig.17D*



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP01/03922

A. CLASSIFICATION OF SUBJECT MATTER  
Int.Cl<sup>7</sup> H01L21/60, H01L23/29

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
Int.Cl<sup>7</sup> H01L21/60, H01L23/29

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2001  
Kokai Jitsuyo Shinan Koho 1971-2001 Jitsuyo Shinan Toroku Koho 1996-2001

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 9-27516 A (Denso Corporation), 28 January, 1997 (28.01.97), column 3, line 20 to column 4, line 38	1, 3, 11, 12
Y	column 5, line 34 to column 6, line 15; Fig. 2 column 3, line 20 to column 4, line 38 column 5, line 34 to column 6, line 15; Fig. 2 (Family: none)	10, 14
Y	US 5461197 A (Kabushiki Kaisha Toshiba), 24 October, 1995 (24.10.95), column 3, line 64 to column 4, line 25; Fig. 1 & JP 4-260358 A column 6, lines 6 to 30; Fig. 1	10, 14
X	JP 8-120228 A (Hitachi, Ltd.), 14 May, 1996 (14.05.96), column 8, lines 1 to 22; Fig. 1	1, 11
A	column 6, line 31 to column 7, line 24 (Family: none)	4

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search  
03 August, 2001 (03.08.01)

Date of mailing of the international search report  
14 August, 2001 (14.08.01)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP01/03922

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
EA	US 6214446 B1 (NEC Corporation), 10 April, 2001 (10.04.01), column 5, lines 47 to 53 column 7, lines 57 to 63 column 9, lines 37 to 47 column 10, line 63 to column 11, line 25; Figs. 8, 9, 11, 13 & JP 11-251368 A 17 September, 1999 (17.09.99), column 7, lines 10 to 15 column 9, lines 22 to 28 column 11, lines 9 to 18 column 12, lines 27 to 46 Figs. 5, 6, 8, 10	2, 4, 13



A. 発明の属する分野の分類 (国際特許分類 (IPC))		
Int. Cl <sup>7</sup> H01L21/60, H01L23/29		
B. 調査を行った分野		
調査を行った最小限資料 (国際特許分類 (IPC))		
Int. Cl <sup>7</sup> H01L21/60, H01L23/29		
最小限資料以外の資料で調査を行った分野に含まれるもの		
日本国実用新案公報 1922-1996 日本国公開実用新案公報 1971-2001 日本国登録実用新案公報 1994-2001 日本国実用新案登録公報 1996-2001		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 9-27516 A (株式会社デンソー) 28. 1月. 1997 (28. 01. 97) 第3欄第20行-第4欄第38行, 第5欄第34行-第6欄第15行, 図2	1, 3, 11, 12
Y	第3欄第20行-第4欄第38行, 第5欄第34行-第6欄第15行, 図2 (ファミリーなし)  US 5461197 A (KABUSIKI KAISHA TOSHIBA)	10, 14
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日	03. 08. 01	国際調査報告の発送日
国際調査機関の名称及びあて先	日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 藤原 敬士
		4R 3032
		電話番号 03-3581-1101 内線 3425

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	24. 10月. 1995 (24. 10. 95) 第3欄第64行-第4欄第25行, 図1 & JP 4-260358 A 第6欄第6行-第30行, 図1	10, 14
X A	JP 8-120228 A (株式会社日立製作所) 14. 5月. 1996 (14. 05. 96) 第8欄第1行-第22行, 図1 第6欄第31行-第7欄第24行 (ファミリーなし)	1, 11 <u>4</u>
EA	US 6214446 B1 (NEC CORPORATION) 10. 4月. 2001 (10. 04. 01) 第5欄第47行-第53行, 第7欄第57行-第63行, 第9欄第37行-第47行, 第10欄第63行-第11欄第25行, 図8, 図9, 図11, 図13 & JP 11-251368 A 17. 9月. 1999 (17. 09. 99) 第7欄第10行-第15行, 第9欄第22行-第28行, 第11欄第9行-第18行, 第12欄第27行-第46行, 図5, 図6, 図8, 図10	2, 4, 13